

Содержание

Предисловие автора.....	23
ЧАСТЬ 1. СПРАВОЧНЫЕ ДАННЫЕ МК СЕМЕЙСТВА AVR32	
Глава 1. Номенклатура и типовые характеристики устройств семейства AVR32.....	27
Глава 2. Архитектура и программная модель AVR32.....	35
2.1. Общее описание архитектуры.....	35
2.2. Центральный процессор семейства AT32UC3.....	36
2.3. Конвейер AT32UC3.....	36
2.4. Совместимость архитектур AVR32UC и AVR32A.....	38
2.5. Защита памяти.....	40
2.5.1. Регистровый интерфейс MPU.....	41
2.5.2. Обработка собственных исключений MPU.....	44
2.6. Программная модель.....	44
2.6.1. Конфигурация регистрового файла.....	44
2.6.2. Регистр статуса.....	44
2.7. Состояния процессора.....	48
2.7.1. Нормальное RISC-состояние.....	48
2.7.2. Состояние отладки.....	49
2.8. Системные регистры.....	49
2.9. Регистры конфигурации.....	54
2.10. Исключения и прерывания.....	54
2.10.1. Системный стек.....	57
2.10.2. Запросы прерываний и исключений.....	57
2.10.3. Вызовы режима супервизора.....	60
2.10.4. Запросы отладки.....	60
2.10.5. Точки входа в обработчики событий.....	60
2.10.6. Нереализованные команды.....	61
Глава 3. Организация памяти.....	62
3.1. Встроенная память МК.....	62
3.2. Карта физической памяти.....	62
3.3. Интерфейсы памяти.....	63
Глава 4. Система команд AVR32.....	68
4.1. Команды арифметико-логического устройства АЛУ.....	68
4.2. Команды умножения.....	68
4.3. Команды умножения с накоплением MAC.....	73
4.4. Команды умножения с накоплением повышенной разрядности MulMac64.....	74
4.5. Команды деления.....	75
4.6. Команды насыщения.....	75
4.7. Команды загрузки и сохранения.....	75



4.8. Команды множественного доступа к данным в памяти.....	81
4.9. Команды переходов.....	82
4.10. Команды вызова (call).....	82
4.11. Команды возврата из состояния исключения.....	83
4.12. Команда перестановки (swap).....	83
4.13. Команды системных регистров.....	84
4.14. Команды управления системой.....	84
4.15. Команды «чтение-модификация-запись» (RMW).....	85
Глава 5. Цоколевка корпусов и описание выводов МК.....	87
Глава 6. Организация электропитания.....	97
Глава 7. Fuses-установки.....	99
7.1. Flash Fuse-регистр общего назначения (FGPFR).....	99
Глава 8. Периферийные устройства.....	101
8.1. Адресное пространство периферии.....	101
8.2. Отображение GPIO на локальную шину ЦПУ.....	102
8.3. Карта сигналов запросов прерываний.....	104
8.4. Подключение сигналов синхронизации.....	107
8.4.1. Таймеры/счетчики.....	107
8.4.2. USART.....	107
8.4.3. SPI.....	108
8.4.4. Порт связи OCD AUX.....	108
8.4.5. Сигналы установления связи DMA.....	109
8.4.6. Линии GPIO AT32UC3B с сильноточными драйверами.....	110
8.4.7. Мультиплексирование периферии на линии GPIO.....	110
8.4.8. Выводы генераторов.....	118
Глава 9. Менеджер питания (PM).....	119
9.1. Основные особенности PM.....	119
9.2. Функциональное описание.....	121
9.2.1. Медленный синхросигнал.....	121
9.2.2. Генераторы 0 и 1.....	122
9.2.3. Низкочастотный генератор 32 кГц.....	123
9.2.4. Системы ФАПЧ.....	123
9.2.5. Сигналы синхронизации.....	124
9.2.6. Маскирование периферийной синхронизации.....	126
9.2.7. Подрежимы «спящего» режима.....	127
9.2.8. Универсальные синхросигналы.....	129
9.2.9. Деление частоты синхросигналов РВ.....	131
9.2.10. Операции отладки.....	131
9.2.11. Контроллер сброса.....	132
9.2.12. Регистры калибровки.....	133
9.3. Пользовательский интерфейс PM.....	134
9.3.1. Регистр управления задающей частотой MCCTRL.....	136
9.3.2. Регистр выбора синхросигнала CKSEL.....	137



9.3.3. Регистры масок синхросигналов CPUMASK, HSBMASK, PBAMASK, PBBMASK.....	138
9.3.4. Регистры управления ФАПЧ0, ФАПЧ1 PLL0, PLL1.....	139
9.3.5. Регистры управления генератором 0/1 OSCCTRL0/1.....	141
9.3.6. Регистр управления генератором частоты 32 кГц OSCCTRL32.....	142
9.3.7. Регистры разрешения/запрещения/маски/состояния/сброса прерываний от PM IER/IDR/IMR/ISR/ICR.....	143
9.3.8. Регистр состояния питания и генераторов POSCSR.....	145
9.3.9. Регистр управления универсальными синхросигналами GCCTRL.....	146
9.3.10. Регистр причины сброса RCAUSE.....	147
9.3.11. Регистр управления модулем BOD BOD.....	148
9.3.12. Регистр калибровки RC-генератора RCCR.....	149
9.3.13. Регистр калибровки ИОН BGCR.....	150
9.3.14. Регистр калибровки линейного стабилизатора VREGCR.....	151
9.3.15. Регистр общего назначения с низким энергопотреблением GPLP.....	151
Глава 10. Счетчик реального времени (RTC).....	153
10.1. Основные особенности.....	153
10.2. Функциональное описание.....	153
10.3. Пользовательский интерфейс.....	155
10.3.1. Регистр управления RTC CTRL.....	155
10.3.2. Регистр значения счетчика RTC VAL.....	156
10.3.3. Регистр значения «вершины» RTC TOP.....	157
10.3.4. Регистры разрешения/запрещения/маски/статуса/сброса прерываний от RTC IER/IDR/IMR/ISR/ICR.....	158
Глава 11. Сторожевой таймер (WDT).....	159
11.1. Основные особенности и функциональное описание.....	159
11.2. Пользовательский интерфейс.....	160
11.2.1. Регистр управления WDT CTRL.....	160
11.2.2. Регистр сброса WDT CLR.....	161
Глава 12. Контроллер прерываний (INTC).....	162
12.1. Основные особенности и функциональное описание.....	162
12.1.1. Операции INTC.....	162
12.1.2. Немаскируемые прерывания.....	164
12.1.3. Реакция ЦПУ.....	164
12.1.4. Сброс запроса прерывания.....	165
12.2. Пользовательский интерфейс.....	165
12.2.1. Регистры запроса прерывания 0—63 IRR0—IRR63.....	166
12.2.2. Регистры приоритета прерывания 0—63 IPR 0—IPR 63.....	166
12.2.3. Регистры причины прерывания 0—3 ICR 0—ICR 3.....	167
Глава 13. Контроллер внешних прерываний (EIM).....	169
13.1. Основные особенности.....	169



13.2. Функциональное описание.....	170
13.2.1. Внешние прерывания.....	170
13.2.2. Немаскируемое прерывание NMI.....	172
13.2.3. Поддержка сканирования клавиатуры.....	172
13.3. Пользовательский интерфейс.....	173
13.3.1. Регистры разрешения/запрещения/маски/состояния/сброса прерываний от EIM EIM_IER/EIM_IDR/EIM_IMR/ EIM_ISR/EIM_ICR.....	174
13.3.2. Регистры режимов/перепадов/уровней/фильтров/ асинхронности внешних прерываний EIM_MODE/EIM_ EDGE/EIM_LEVEL/EIM_FILTER/EIM_ASYNC.....	174
13.3.3. Регистр тестирования внешних прерываний EIM_TEST.....	175
13.3.4. Регистр сканирования внешних прерываний EIM_SCAN.....	176
13.3.5. Регистры разрешения/запрещения/управления внешних прерываний EIM_EN/EIM_DIS/EIM_CTRL.....	177
Глава 14. Контроллер Flash-памяти (FLASHC).....	179
14.1. Основные особенности.....	179
14.2. Функциональное описание.....	180
14.2.1. Операции чтения Flash-памяти.....	181
14.2.2. Быстрое чтение страницы.....	182
14.2.3. Операция записи в буфер страницы.....	182
14.3. Команды Flash-памяти.....	183
14.3.1. Операция записи/стирания страницы.....	184
14.3.2. Операция полного стирания.....	185
14.3.3. Биты блокировки областей.....	186
14.3.4. Биты общего назначения fuses-установок.....	186
14.3.5. Бит защиты Flash-памяти.....	188
14.4. Пользовательский интерфейс.....	189
14.4.1. Регистр управления Flash-памяти FCR.....	189
14.4.2. Регистр команды Flash-памяти FCMD.....	190
14.4.3. Регистр состояния Flash-памяти FSR.....	192
14.4.4. Старший регистр Flash-памяти fuses-установок общего назначения FGPFRI.....	194
14.4.5. Младший регистр Flash-памяти fuses-установок общего назначения FGPFRL.....	194
Глава 15. Шинная матрица HSB (HMATRIX).....	196
15.1. Основные особенности.....	196
15.2. Функциональное описание.....	197
15.3. Управление памятью.....	197
15.4. Механизм предоставления шины.....	197
15.5. Арбитраж.....	198
15.5.1. Правила задания арбитража.....	198
15.5.2. Циклический арбитраж.....	199
15.5.3. Арбитраж с фиксированным приоритетом.....	200
15.6. Пользовательский интерфейс.....	201

15.6.1. Регистры конфигурирования ведущего устройства MCFG0—MCFG15.....	205
15.6.2. Регистры конфигурирования ведомого устройства SCFG0—SCFG15.....	206
15.6.3. Регистры приоритета А ведомого устройства PRAS0—PRAS15.....	207
15.6.4. Регистры приоритета В ведомого устройства PRBS0—PRBS15.....	208
15.6.5. Главный регистр управления переотображением MRCR.....	208
15.6.6. Регистры специальных функций SFR0—SFR15.....	209
Глава 16. Интерфейс внешней шины (EBI).....	210
16.1. Основные особенности и общее описание.....	210
16.2. Подключение внешней памяти.....	212
16.3. Функциональное описание.....	214
Глава 17. Периферийный контроллер DMA (PDCA).....	217
17.1. Основные особенности и функциональное описание.....	217
17.2. Пользовательский интерфейс.....	219
17.2.1. Регистр адреса памяти MAR.....	220
17.2.2. Регистр выбора периферии PSR.....	221
17.2.3. Регистр счетчика передачи TCR.....	222
17.2.4. Регистр перезагрузки адреса памяти MARR.....	222
17.2.5. Регистр перезагрузки счетчика передачи TCRR.....	223
17.2.6. Регистр управления PDCA CR.....	223
17.2.7. Регистр режима PDCA MR.....	224
17.2.8. Регистр статуса PDCA SR.....	225
17.2.9. Регистры разрешения/запрещения/маски/статуса прерываний от PDCA IER/IDR/IMR/ISR.....	225
Глава 18. Контроллер ввода-вывода общего назначения (GPIO).....	228
18.1. Основные особенности.....	228
18.2. Функциональное описание.....	229
18.3. Пользовательский интерфейс.....	233
18.4. Примеры программирования GPIO.....	240
Глава 19. Последовательный периферийный интерфейс (SPI).....	242
19.1. Основные особенности и общее описание.....	242
19.2. Функциональное описание.....	244
19.2.1. Режимы работы интерфейса SPI.....	245
19.2.2. Передача данных.....	245
19.2.3. Операции режима ведущего.....	246
19.2.4. Операции режима ведомого.....	253
19.3. Пользовательский интерфейс.....	254
19.3.1. Регистр управления SPI CR.....	255
19.3.2. Регистр режима SPI MR.....	256
19.3.3. Регистр данных приема SPI RDR.....	258
19.3.4. Регистр данных передачи SPI TDR.....	258



19.3.5. Регистр статуса SPI SR.....	259
19.3.6. Регистры разрешения/запрещения/маски прерываний от SPI IER/ IDR/IMR.....	261
19.3.7. Регистры выбора микросхемы 0—3 SPI CSR0—CSR3.....	262
Глава 20. Двухпроводный интерфейс (TWI).....	266
20.1. Основные особенности и общее описание.....	266
20.2. Функциональное описание.....	269
20.2.1. Режимы ведущих.....	270
20.2.1.1. Режим ведущего передатчика.....	270
20.2.1.2. Режим ведущего приемника.....	271
20.2.1.3. Адрес ведомого устройства.....	273
20.2.1.4. Использование PDCA.....	274
20.2.2. Режимы множественных ведущих (multi-master).....	275
20.2.3. Режимы ведомых.....	281
20.2.3.1. Прием данных.....	281
20.2.3.2. Передача данных.....	284
20.2.3.3. Коррекция синхросигнала.....	285
20.2.3.4. Смена направления передачи после повторного старта.....	286
20.3. Пользовательский интерфейс.....	287
20.3.1. Регистр управления TWI CR.....	288
20.3.2. Регистр режима ведущего TWI MMR.....	290
20.3.3. Регистр режима ведомого TWI SMR.....	291
20.3.4. Регистр внутреннего адреса TWI IADR.....	291
20.3.5. Регистр генератора формирования синхросигнала TWI CWGR.....	292
20.3.6. Регистр состояния TWI SR.....	293
20.3.7. Регистры разрешения/запрещения/маски прерываний от TWI IER/IDR/IMR.....	296
20.3.10. Регистр временного хранения информации приема TWI RHR.....	298
20.3.11. Регистр временного хранения информации передачи TWI THR.....	298
Глава 21. Синхронный последовательный контроллер (SSC).....	300
21.1. Основные особенности и общее описание.....	300
21.2. Функциональное описание.....	301
21.2.1. Управление синхронизацией.....	303
21.2.2. Управление синхросигналом передатчика.....	304
21.2.3. Управление синхросигналом приемника.....	305
21.2.5. Ограничения для синхросигналов.....	306
21.2.6. Операции передатчика.....	306
21.2.7. Операции приемника.....	307
21.2.8. Старт передачи.....	308
21.2.9. Синхронизация фреймов.....	309
21.2.9.1. Синхронизация фреймов данных.....	309
21.2.9.2. Детектирование перепада синхронизации фреймов.....	310



21.2.10. Режимы функции сравнения при приеме.....	310
21.2.11. Формат данных.....	311
21.2.12. Режим «шлейфа».....	313
21.2.13. Прерывания от SSC.....	313
21.3. Примеры приложений SSC.....	313
21.4. Пользовательский интерфейс.....	314
21.4.1. Регистр управления SSC CR.....	315
21.4.2. Регистр режима синхронизации SSC CMR.....	316
21.4.3. Регистр режима синхронизации приема SSC RCMR.....	317
21.4.4. Регистр режима синхронизации фреймов приема SSC RFMR.....	319
21.4.5. Регистр режима синхронизации передачи SSC TCMR.....	321
21.4.6. Регистр режима синхронизации фреймов передачи SSC TFMR.....	323
21.4.7. Регистр временного хранения данных приема SSC RHR.....	325
21.4.8. Регистр временного хранения данных передачи SSC THR.....	326
21.4.9. Регистр временного хранения данных синхронизации приема SSC RSHR.....	327
21.4.10. Регистр временного хранения данных синхронизации передачи SSC TSHR.....	327
21.4.11. Регистр сравнения 0 приема SSC RC0R.....	328
21.4.12. Регистр сравнения 1 приема SSC RC1R.....	328
21.4.13. Регистр статуса SSC SR.....	328
21.4.14. Регистры разрешения/запрещения/маски прерываний от SSC IER/IDR/IMR.....	330
Глава 22. Универсальный синхронно-асинхронный приемопередатчик (USART).....	334
22.1. Основные особенности.....	334
22.1.1. Линии ввода-вывода.....	336
22.1.2. Управление питанием.....	337
22.1.3. Прерывания от USART.....	337
22.2. Функциональное описание.....	337
22.2.1. Генератор скорости обмена.....	338
22.2.1.1. Скорость обмена в асинхронном режиме.....	339
22.2.1.2. Дробная скорость обмена в асинхронном режиме.....	341
22.2.1.3. Скорость обмена в синхронном режиме или режиме SPI.....	341
22.2.1.4. Скорость обмена в режиме ISO7816.....	342
22.2.2. Управление приемником и передатчиком.....	343
22.2.3. Синхронный и асинхронный режимы.....	344
22.2.3.1. Операции передатчика.....	344
22.2.3.2. Кодер Манчестера.....	345
22.2.3.3. Компенсация «ухода» частоты синхросигнала.....	347
22.2.3.4. Асинхронный приемник.....	348
22.2.3.5. Декодер Манчестера.....	349
22.2.3.6. Радиоинтерфейс как приложение манчестерского кодирования в USART.....	351



22.2.3.7. Синхронный приемник.....	352
22.2.3.8. Операции приемника.....	353
22.2.3.9. Контроль четности.....	354
22.2.3.10. Многоточечный режим.....	355
22.2.3.11. Интервал Timeguard передатчика.....	355
22.2.3.12. Тайм-аут приемника.....	356
22.2.3.13. Ошибка синхронизации фреймов.....	358
22.2.3.14. Обрыв передачи.....	358
22.2.3.15. Обрыв приема.....	360
22.2.3.16. Аппаратная процедура установления связи.....	360
22.2.4. Режим ISO7816.....	361
22.2.4.1. Протокол T = 0.....	362
22.2.4.2. Протокол T = 1.....	364
22.2.5. Режим IrDA.....	364
22.2.5.1. Модуляция IrDA.....	365
22.2.5.2. Скорость обмена IrDA.....	365
22.2.5.3. Демодулятор IrDA.....	366
22.2.6. Режим RS-485.....	367
22.2.7. Режим модема.....	368
22.2.8. Режим SPI.....	369
22.2.8.1. Скорость обмена.....	369
22.2.8.2. Передача данных.....	370
22.2.8.3. Передача символа.....	372
22.2.8.4. Прием символа.....	373
22.2.8.5. Тайм-аут приемника.....	373
22.2.9. Режимы тестирования.....	373
22.2.9.1. Нормальный режим и режим автоматического «эха».....	373
22.2.9.2. Режим местного «шлейфа» и режим удаленного «шлейфа».....	374
22.3. Пользовательский интерфейс.....	375
22.3.1. Регистр управления USART CR.....	376
22.3.2. Регистр режима USART MR.....	378
22.3.3. Регистры разрешения/запрещения/маски прерываний от USART IER/IDR/IMR.....	382
22.3.4. Регистр состояния канала USART CSR.....	384
22.3.5. Регистр временного хранения данных приема USART RHR.....	387
22.3.6. Регистр временного хранения данных передачи USART THR.....	387
22.3.7. Регистр генератора скорости обмена через USART BRGR.....	388
22.3.8. Регистр тайм-аута приемника USART RTOR.....	389
22.3.9. Регистр timeguard передатчика USART TTGR.....	390
22.3.10. Регистр отношения FI DI USART FIDI.....	390
22.3.11. Регистр количества ошибок USART NER.....	391
22.3.12. Регистр фильтра IrDA USART IF.....	391
22.3.13. Регистр манчестерских кодера и декодера USART MAN.....	392
22.3.14. Регистр версии USART US_VERSION.....	393

Глава 23. Контроллер статической памяти (SMC)	395
23.1. Основные особенности	395
23.2. Примеры применения	396
Глава 24. Контроллер SDRAM (SDRAMC)	403
24.1. Основные особенности	403
24.2. Примеры применения	404
Глава 25. Интерфейс Ethernet MAC (MACB)	408
25.1. Основные особенности	408
25.2. Функциональное описание	409
25.2.1. Интерфейс памяти	410
25.2.1.1. Буфер FIFO	410
25.2.1.2. Приемные буферы	411
25.2.1.3. Передающий буфер	414
25.2.2. Передающий блок	416
25.2.3. Поддержка фрейма паузы	417
25.2.4. Приемный блок	419
25.2.5. Блок проверки адреса	419
25.2.6. Широковещательный адрес	421
25.2.7. Хеш-адресация	421
25.2.8. Совпадение с внешним адресом	421
25.2.9. Режим копирования всех фреймов (Promiscuous)	422
25.2.10. Проверка типа идентификатора	422
25.2.11. Поддержка VLAN	422
25.2.12. Обслуживание PHY	423
25.2.13. Независимый от среды интерфейс	423
25.3. Программирование интерфейса MACB	424
25.3.1. Инициализация	424
25.3.1.1. Список приемных буферов	425
25.3.1.2. Список передающих буферов	425
25.3.1.3. Совпадение адреса	426
25.3.1.4. Прерывания	426
25.3.1.5. Передача фреймов	426
25.3.1.6. Прием фреймов	427
25.4. Пользовательский интерфейс	428
25.4.1. Сетевой регистр команд MACB NCR	430
25.4.2. Сетевой регистр конфигурации MACB NCFG	432
25.4.3. Сетевой регистр состояния MACB NSR	434
25.4.4. Регистр состояния передачи MACB TSR	434
25.4.5. Регистр указателя очереди приемных буферов MACB RBQP	435
25.4.6. Регистр указателя очереди передающих буферов MACB TBQP	436
25.4.7. Регистр состояния приема MACB RSR	437
25.4.8. Регистры состояния/разрешения/запрещения/маски прерываний MACB ISR/IER/IDR/IMR	438



25.4.9. Регистр обслуживания PHY MACB MAN.....	441
25.4.10. Регистр времени паузы MACB PTR.....	442
25.4.11. Основание/вершина хэш-регистра MACB HRB/HRT.....	442
25.4.12. Регистр основания заданного уникального адреса x MACB SAxB, где (x = 1, 2, 3, 4).....	443
25.4.13. Регистр вершины заданного уникального адреса x MACB SAxT, где (x = 1, 2, 3, 4).....	443
25.4.14. Регистр проверки типа идентификатора (ID) MACB TID	444
25.4.15. Регистр передачи кванта паузы MACB TPQ.....	445
25.4.16. Пользовательский регистр ввода-вывода MACB USRIO.....	445
25.4.17. Регистр «след LAN» MACB WOL.....	446
25.4.18. Статистические регистры MACB.....	447
25.4.18.1. Регистр принятых фреймов паузы MACB PFR	447
25.4.18.2. Регистр переданных OK фреймов MACB FTO	447
25.4.18.3. Регистр единичных коллизий фреймов MACB SCF	448
25.4.18.4. Регистр множественных коллизий фреймов MACB MCF	449
25.4.18.5. Регистр принятых OK фреймов MACB FRO	449
25.8.18.6. Регистр ошибок последовательности проверки фреймов MACB FCSE	450
25.4.18.7. Регистр ошибок установок MACB ALE	450
25.4.18.8. Регистр задержанных переданных фреймов MACB DTF	451
25.4.18.9. Регистр последних коллизий MACB LCOL	452
25.4.18.10. Регистр чрезмерных коллизий MACB EXCOL	452
25.4.18.11. Регистр ошибок недогрузки передачи MACB TUND	453
25.4.18.12. Регистр ошибок опроса несущей MACB CSE	453
25.4.18.13. Регистр ошибок ресурса приема MACB RRE	454
25.4.18.14. Регистр ошибок переполнения приема MACB ROVR	454
25.4.18.15. Регистр ошибок приема символа MACB RSE	455
25.4.18.16. Регистр ошибок чрезмерной длины MACB ELE	456
25.4.18.17. Регистр приема бессмысленных данных MACB RJA	456
25.4.18.18. Регистр уменьшенных фреймов MACB USF	457
25.4.18.19. Регистр ошибок тестирования SQE MACB STE	457
25.4.18.20. Регистр несовпадения поля длины при приеме MACB RLE	458
25.4.18.21. Регистр переданных фреймов паузы MACB TPF	459
Глава 26. Интерфейс USB OTG (USBB).....	460
26.1. Основные особенности.....	460
26.2. Функциональное описание	464
26.2.1. Общие операции USB	464
26.2.1.1. Прерывания от USB	465
26.2.1.2. Режимы питания USB	466
26.2.1.3. Управление скоростью USB	467
26.2.1.4. Управление DPRAM	468
26.2.1.5. Поведение кнопочного интерфейса	470
26.2.1.6. Настройка таймеров OTG	471



26.2.1.6. Обнаружение подключения внешнего устройства	471
26.2.1.7. Обнаружение идентификатора (ID)	472
26.2.2. Операции USB-устройства	473
26.2.2.1. Включение питания и сброс	473
26.2.2.2. Сброс USB	474
26.2.2.3. Сброс конечной точки	474
26.2.2.4. Активация конечной точки	475
26.2.2.5. Установка адреса	475
26.2.2.6. Приостановка и «пробуждение»	476
26.2.2.7. Удаленное «пробуждение»	476
26.2.2.8. Запрос останова (STALL)	477
26.2.2.9. Особенности конечных точек управления	477
26.2.2.10. Управление конечными точками управления	477
26.2.2.11. Управление конечными точками IN	479
26.2.2.12. Управление конечными точками OUT	481
26.2.2.13. Прерывания USB-устройства	483
26.2.3. Операции USB-хоста	484
26.2.3.1. Описание каналов	484
26.2.3.2. Включение питания и сброс	484
26.2.3.3. Обнаружение хостом подключенного устройства	485
26.2.3.4. Сброс шины USB	485
26.2.3.5. Сброс канала	486
26.2.3.6. Активация канала	486
26.2.3.7. Установка адреса	487
26.2.3.8. Удаленное «пробуждение»	487
26.2.3.9. Управление каналами управления	488
26.2.3.10. Управление каналами IN	488
26.2.3.11. Управление каналами OUT	489
26.2.3.12. Ошибка CRC	490
26.2.3.13. Прерывания USB-хоста	491
26.2.4. Операции DMA USB	492
26.3. Пользовательский интерфейс	492
26.3.1. Генеральный регистр управления USB USBCON	504
26.3.2. Генеральный регистр статуса USB USBSTA	507
26.3.3. Генеральный регистр сброса состояния USB USBSTACLR	509
26.3.4. Генеральный регистр установки состояния USB USBSTASET	511
26.3.5. Регистр версии IP USB UVERS	512
26.3.6. Регистр особенностей IP USB UFEATURES	513
26.3.7. Регистр размера адреса PB IP USB UADDRSIZE	515
26.3.8. Регистр 1 имени IP USB UNAME1	516
26.3.9. Регистр 2 имени IP USB UNAME2	516
26.3.10. Регистр состояния конечного автомата USB USBFSM	517
26.3.11. Регистры USB-устройства	518
26.3.11.1. Генеральный регистр управления устройством USB UDCON	518



26.3.11.2. Регистр глобальных прерываний устройства USB UDINT	519
26.3.11.3. Регистр сброса глобальных прерываний устройства USB UDINTCLR	521
26.3.11.4. Регистр установки глобальных прерываний устройства USB UDINTSET	522
26.3.11.5. Регистр разрешения глобальных прерываний устройства USB UDINTE	523
26.3.11.6. Регистр сброса разрешения глобальных прерываний устройства USB UDINTECLR	524
26.3.11.7. Регистр установки разрешения глобальных прерываний устройства USB UDINTESET	526
26.3.11.8. Регистр количества фреймов устройства USB UDFNUM	527
26.3.11.9. Регистр разрешения/сброса конечной точки USB UERST	528
26.3.11.10. Регистр конфигурации конечной точки X USB UECFGX, где X = [0... 6]	529
26.3.11.11. Регистр состояния конечной точки X USB UESTAX, где X = [0... 6]	530
26.3.11.12. Регистр сброса состояния конечной точки X USB UESTAXCLR, где X = [0... 6]	535
26.3.11.13. Регистр установки состояния конечной точки X USB UESTAXSET, где X = [0... 6]	537
26.3.11.14. Регистр управления конечной точки X USB UECONX, где X = [0... 6]	539
26.3.11.15. Регистр управления сбросом конечной точки X USB UECONXCLR, где X = [0... 6]	542
26.3.11.16. Регистр управления установкой конечной точки X USB UECONXSET, где X = [0... 6]	543
26.3.11.17. Регистр адреса следующего дескриптора канала X DMA устройства USB UDDMAX_NEXTDESC, где X = [0... 6]	545
26.3.11.18. Регистр адреса HSB канала X DMA устройства USB UDDMAX_ADDR, где X = [0... 6]	546
26.3.11.19. Регистр управления канала X DMA устройства USB UDDMAX_CONTROL, где X = [0... 6]	547
26.3.11.20. Регистр состояния канала X DMA устройства USB UDDMAX_STATUS, где X = [0... 6]	548
26.3.12. Регистры USB-хоста	550
26.3.12.1. Генеральный регистр управления хоста USB UHCON	550
26.3.12.2. Глобальный регистр прерываний хоста USB UHINT	550
26.3.12.3. Глобальный регистр сброса прерываний хоста USB UHINTCLR	552
26.3.12.4. Глобальный регистр установки прерываний хоста USB UHINTSET	553

26.3.12.5. Глобальный регистр разрешения прерываний хоста USB UHINTE	554
26.3.12.6. Глобальный регистр сброса разрешения прерываний хоста USB UHINTECLR	556
26.3.12.7. Глобальный регистр установки разрешения прерываний хоста USB UHINTESET	557
26.3.12.8. Регистр количества фреймов хоста USB UHINTESET	559
26.3.12.9. Регистр адреса 1 хоста USB UHADDR1	559
26.3.12.10. Регистр адреса 2 хоста USB UHADDR2	560
26.3.12.11. Регистр включения/сброса канала USB UPRST	561
26.3.12.12. Регистр конфигурации канала X USB UPCFGX, где X = [0... 6]	561
26.3.12.13. Регистр статуса канала X USB UPSTAX, где X = [0... 6]	563
26.3.12.14. Регистр сброса состояния канала X USB UPSTAXCLR, где X = [0... 6]	567
26.3.12.15. Регистр установки состояния канала X USB UPSTAXSET, где X = [0... 6]	568
26.3.12.16. Регистр управления каналом X USB UPCONX, где X = [0... 6]	570
26.3.12.17. Регистр управления сбросом канала X USB UPCONXCLR, где X = [0... 6]	572
26.3.12.18. Регистр управления установкой канала X USB UPCONXSET, где X = [0... 6]	574
26.3.12.19. Регистр запроса IN канала X USB UPINRQX, где X = [0... 6]	576
26.3.12.20. Регистр ошибки канала X USB UPERRX, где X = [0... 6]	577
26.3.12.21. Регистры, относящиеся к каналу X DMA хоста USB, где X = [0... 6]	578
26.3.12.22. Регистр данных буфера FIFO канала/конечной точки X USB USB_FIFOX_DATA, где X = [0... 6]	578
Глава 27. Таймеры/счетчики (TC)	579
27.1. Основные особенности и общее описание	579
27.2. Функциональное описание	581
27.2.1. 16-разрядный счетчик	581
27.2.2. Выбор синхросигнала	581
27.2.3. Управление синхронизацией	582
27.2.4. Операционные режимы TC	583
27.2.5. Триггер	584
27.2.6. Операции режима захвата	584
27.2.6.1. Регистры захвата А и В	584
27.2.6.2. Условия срабатывания триггера	585
27.2.7. Операции режима формирования	585
27.2.7.1. Выбор особенностей формирования	586
27.2.7.2. Поведение счетчика при WAVSEL = 00	586



27.2.7.3. Поведение счетчика при WAVSEL = 10	587
27.2.7.4. Поведение счетчика при WAVSEL = 01	588
27.2.7.5. Поведение счетчика при WAVSEL = 11	589
27.2.7.6. Условия внешнего события/триггера	590
27.2.7.7. Контроллер выхода	591
27.3. Пользовательский интерфейс	591
27.3.1. Регистр команд блока TC BCR	592
27.3.2. Регистр режима блока TC BMR	593
27.3.3. Регистр команд канала TC CCR	594
27.3.4. Регистр режима канала TC CMR: режим захвата	594
27.3.5. Регистр режима канала TC CMR: режим формирования	597
27.3.6. Регистр значения счетчика TC CV	602
27.3.7. Регистр А TC RA	602
27.3.8. Регистр В TC RB	603
27.3.9. Регистр С TC RC	603
27.3.10. Регистр состояния TC SR	604
27.3.11. Регистры разрешения/запрещения/маски прерываний от TC IER/IDR/IMR	606
Глава 28. Контроллер широтно-импульсной модуляции (PWM)	609
28.1. Основные особенности и общее описание	609
28.2. Функциональное описание	611
28.2.1. Тактовый генератор PWM	611
28.2.2. Канал PWM	612
28.2.3. Свойства последовательностей	613
28.2.4. Операции контроллера PWM	616
28.2.4.1. Инициализация	616
28.2.4.2. Критерии выбора источника синхронизации	616
28.2.4.3. Изменение рабочего цикла или периода	617
28.2.4.4. Прерывания	618
28.3. Пользовательский интерфейс	618
28.3.1. Регистр режима PWM MR	619
28.3.2. Регистры разрешения/запрещения/состояния PWM ENA/DIS/SR	620
28.3.3. Регистры разрешения/запрещения/маски/состояния прерываний от PWM IER/IDR/IMR/ISR	621
28.3.4. Регистр режима канала PWM CMRx	621
28.3.5. Регистр рабочего цикла канала PWM CDTYx	623
28.3.6. Регистр периода канала PWM CPRDx	623
28.3.7. Регистр счетчика канала PWM CCNTx	625
28.3.8. Регистр обновления канала PWM CUPDx	625
Глава 29. Аналого-цифровой преобразователь (ADC)	627
29.1. Основные особенности и общее описание	627
29.2. Функциональное описание	629
29.2.1. Аналого-цифровое преобразование	629
29.2.2. Опорное напряжение АЦП	629

29.2.3. Разрешающая способность преобразования.....	629
29.2.4. Результаты преобразования.....	630
29.2.5. Триггеры запуска преобразования.....	631
29.2.7. «Спящий» режим и упорядочение преобразований.....	632
29.2.8. Временные параметры АЦП.....	632
29.3. Пользовательский интерфейс.....	633
29.3.1. Регистр команд ADC ADC_CR.....	634
29.3.2. Регистр режима ADC ADC_MR.....	634
29.3.3. Регистры разрешения/запрещения/состояния канала ADC ADC_CHER/ ADC_CHDR/ADC_CHSR.....	636
29.3.4. Регистр состояния ADC ADC_SR.....	637
29.3.5. Регистр последних данных преобразования ADC ADC_LCDR.....	638
29.3.6. Регистры разрешения/запрещения/маски прерываний от ADC ADC_IER/ADC_IDR/ADC_IMR.....	638
29.3.7. Регистр данных канала x ADC ADC_CDRx.....	640
Глава 30. Аудио ЦАП битового потока (ABDAC).....	642
30.1. Основные особенности.....	642
30.2. Функциональное описание.....	644
30.2.1. Фильтры выравнивания и интерполяции.....	645
30.2.2. Сигма-дельта модулятор.....	645
30.3. Пользовательский интерфейс.....	645
30.3.1. Регистр данных выборки ABDAC SDR.....	646
30.3.2. Регистр управления ABDAC CR.....	647
30.3.3. Регистры маски/разрешения/запрещения/сброса/ состояния прерываний от ABDAC IMR/IER/IDR/ ICR/ISR.....	647
Глава 31. Система отладки на кристалле.....	649
31.1. Основные особенности.....	649
31.2. Функциональное описание.....	650
31.2.1. Использование JTAG-отладчика.....	650
31.2.2. Сервисное устройство памяти.....	651
31.2.3. Использование AUX-отладчика.....	652
Глава 32. Интерфейс JTAG и граничное сканирование.....	655
ЧАСТЬ 2. РАЗРАБОТКА ПРИЛОЖЕНИЙ НА БАЗЕ МК АРХИТЕКТУРЫ AVR32	
Глава 33. IDE IAR Embedded Workbench for AVR32.....	659
33.1. Общее описание.....	659
33.2. Создание приложений в IAR Embedded Workbench for AVR32.....	660
33.2.1. Параметры настройки нового проекта.....	660
33.2.2. Создание окна рабочей области.....	660
33.2.3. Создание нового проекта.....	661
33.2.4. Добавление файлов к проекту.....	662



33.2.5. Задание опций проекта.....	663
33.2.6. Компилирование и компоновка приложения.....	665
33.3. Отладка приложения в режиме симуляции.....	667
33.3.1. Трассировка при симуляции.....	670
33.3.2. Проверка корректности доступа к памяти.....	672
33.3.3. Использование точек останова при симуляции.....	674
33.3.4. Мониторинг памяти и регистров.....	677
33.4. Отладка приложений в целевой системе.....	679
33.4.1. Трассировка при отладке.....	684
33.4.2. Использование точек останова при отладке.....	684
33.4.3. Возможные проблемы при отладке.....	684
Глава 34. IDE AVR32Studio.....	686
34.1. Общее описание.....	686
34.2. Пользовательский интерфейс IDE.....	687
34.2.1. Основные понятия и определения.....	687
34.2.2. Создание нового проекта.....	691
34.3. Работа с проектами в IDE.....	693
34.3.1. Системы формирования проектов.....	693
34.3.2. Запуск формирования.....	694
34.3.3. Управление целевой системой.....	695
34.3.4. Работа с fuses-установками МК.....	697
34.4. Отладка приложения.....	699
34.4.1. Конфигурирование запуска.....	699
34.4.2. Работа с точками трассировки.....	706
34.4.3. Мониторинг регистров.....	708
34.4.4. Обозрение трассировки.....	709
34.5. Аппаратные инструментальные средства.....	710
34.5.1. JTAG-адAPTERы.....	710
34.5.2. Отладочные платы.....	713
Глава 35. Пользовательские проекты на базе AT32UC3.....	716
35.1. Ваш первый проект.....	717
35.2. Control Panel.....	717
35.3. Обслуживание акселерометра.....	718
35.4. Обслуживание внешней памяти SPI Dataflash.....	719
35.5. Обслуживание карты памяти SD/MMC.....	720
35.6. Использование встроенного АЦП.....	720
35.7. Использование встроенного интерфейса USB.....	721
35.7.1. Устройство/хост USB Mass Storage.....	721
35.7.2. Устройство/хост USB HID.....	724
35.7.3. Устройство/хост USB CDC.....	726
35.7.4. Устройство/хост USB Audio.....	729
35.8. Использование RTC.....	731
35.9. Использование FLASHC.....	732
35.10. Счет циклов ЦПУ.....	732
35.11. Поддержка файловой системы FAT.....	734



35.11.1. Файловая система FAT с оболочкой Shell.....	734
35.11.2. Файловая система FAT с интерфейсом POSIX.....	736
35.12. Использование PDCA.....	737
35.13. Использование EIM.....	737
35.14. Использование INTC.....	738
35.15. Использование PWM.....	738
35.16. Использование TC.....	739
35.17. Использование PM.....	739
35.18. Поддержка FreeRTOS.org.....	740

ПРИЛОЖЕНИЯ

Электрические характеристики МК подсемейства AT32UC3A.....	742
Приложение 1. Предельно допустимые параметры AT32UC3A.....	742
Приложение 2. Характеристики по постоянному току (статические) AT32UC3A.....	742
Приложение 3. Характеристики встроенного стабилизатора AT32UC3A.....	743
Приложение 4. Аналоговые характеристики AT32UC3A.....	744
Приложение 5. Характеристики модуля BOD AT32UC3A.....	744
Приложение 6. Ток потребления AT32UC3A.....	745
Приложение 7.	746
Приложение 8. Ток потребления периферийных устройств в активном режиме AT32UC3A.....	746
Приложение 9. Характеристики сигналов синхронизации AT32UC3A.....	747
Приложение 10. Характеристики генератора 32 кГц AT32UC3A.....	748
Приложение 11. Характеристики задающего генератора AT32UC3A.....	748
Приложение 12. Характеристики PLL AT32UC3A.....	749
Приложение 13. Характеристики производительности АЦП AT32UC3A.....	749
Приложение 14. Характеристики входа опорного напряжения АЦП AT32UC3A.....	750
Приложение 15. Характеристики аналоговых входов AT32UC3A.....	750
Приложение 16. Характеристики точности и разрешающей способности АЦП AT32UC3A.....	750
Электрические характеристики МК подсемейства AT32UC3B.....	752
Приложение 19. Предельно допустимые параметры AT32UC3B.....	752
Приложение 20. Характеристики по постоянному току (статические) AT32UC3B.....	752
Приложение 21. Характеристики встроенного стабилизатора AT32UC3B.....	753
Приложение 22. Аналоговые характеристики AT32UC3B.....	754
Приложение 23. Характеристики модуля BOD AT32UC3B.....	754
Приложение 24. Ток потребления AT32UC3B.....	755
Приложение 25. Ток потребления периферийных устройств в активном режиме AT32UC3B.....	756



Приложение 26. Характеристики сигналов синхронизации AT32UC3B.....	757
Приложение 27. Характеристики генератора 32 кГц AT32UC3B.....	757
Приложение 28. Характеристики задающего генератора AT32UC3B.....	758
Приложение 29. Характеристики PLL AT32UC3B.....	758
Приложение 30. Характеристики производительности АЦП AT32UC3B.....	759
Приложение 31. Характеристики входа опорного напряжения АЦП AT32UC3B.....	760
Приложение 32. Характеристики аналоговых входов AT32UC3B.....	760
Приложение 33. Характеристики точности и разрешающей способности АЦП AT32UC3B.....	760
Приложение 34.....	761
Приложение 35.....	762
Приложение 36.....	763
Приложение 37.....	764
Список литературы.....	765