



М И Р Электроники

Применение
высокоскоростных
систем

Редактор
оригинального
издания
Уолт Кестер

Перевод с английского
под редакцией И.В. Кокоревой

ТЕХНОСФЕРА
Москва
2009

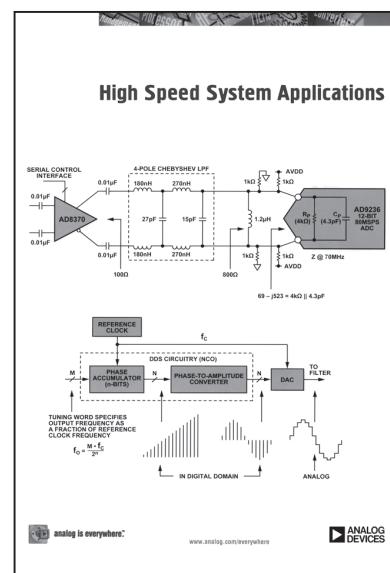
*Издание осуществлено при поддержке
Представительства Analog Devices в России*

**Применение высокоскоростных систем
Под ред. Уолта Кестера**

**Москва:
Техносфера, 2009. - 368 с. ISBN 978-5-94836-199-4**

В книге рассмотрен метод высокоскоростного преобразования данных. В разделе 1 приведены архитектуры ЦАП и области их применения, а так-же оценочные комплекты АЦП и средство моделирования ADIsimADC®. Раздел 2 посвящен методам оптимизации интерфейсов преобразователей данных с помощью дифференциальных усилителей, трансформаторов и т.д. В разделе 3 рассмотрены ЦАП, оценочные аппаратные и программные средства ЦАП, программа их разработки и моделирования. В разделе 4 приведены сведения о топологии печатных плат. Подробно описываются программы разработки высокоскоростных систем.

Книга предназначена для инженеров-конструкторов.



© 2006, Analog Devices, Inc.

© 2009, ЗАО «РИЦ «Техносфера» перевод на русский язык,
оригинал-макет, оформление

**ISBN 978-5-94836-199-4
ISBN 978-1-56619-909-4 (англ.)**

Применение высокоскоростных систем

Благодарности

Благодарю большую группу сотрудников Analog Devices по разработкам, маркетингу и применению за неоценимый вклад в этот проект.

Особая благодарность Хэнку Замбалену (Hank Zumbahlen) за его вклад в написание книги и за рецензию всего материала.

Джону Галгей (John Galgay) за корректуру рукописи, Биллу Фернеллу (Bill Fernnell) за дизайн обложки.

Уолт Кестер (Walt Kester), август 2006

Центральный департамент применений Analog Devices

Вопросы направляйте по адресу Linear.Apps@analog.com с темой «High Speed System Application»

© Analog Devices, Inc., 2006

Все права защищены. Эта книга или любая ее часть не могут быть воспроизведены в любой форме без разрешения владельца авторских прав. Информация, предоставленная Analog Devices Inc., предполагается точной и надежной. Однако Analog Devices, Inc. не несет ответственности за ее применение.

Analog Devices, Inc. не утверждает, что описания схем в том виде, как они приведены в книге, не нарушают существующих сейчас или полученных впоследствии патентных прав, не предполагает, что эти описания предоставляют лицензию для изготовления, применения, продажи оборудования, разработанного на их основе.

Спецификации могут быть изменены без предварительного уведомления.

Содержание

РАЗДЕЛ 1. ВЫСОКОСКОРОСТНОЕ ПРЕОБРАЗОВАНИЕ ДАННЫХ	18
Выбор преобразователя данных.....	19
Архитектуры АЦП, области применения, разрешение, скорости выборки	20
АЦП последовательного приближения	21
Типичная система сбора данных.....	22
Базовая схема АЦП последовательного приближения (АЦП с вычитанием обратной связи).....	23
Диаграмма работы типичного АЦП последовательного приближения.....	24
3-разрядный ЦАП на переключаемых конденсаторах	25
Современный 12-разрядный АЦП последовательного приближения с 8-канальным входным мультиплексором и скоростью преобразования 1,5 MSPS.....	26
AD7641 – 18-разрядный АЦП семейства PulSAR® с производительностью 2 MSPS	27
Сопряжение АЦП с низким напряжением питания с сигналами промышленного уровня.....	28
AD7328 – 13-разрядный iCMOS™ АЦП производительностью 1 MSPS с биполярными входами	29
Конвейерные АЦП	30
Архитектуры АЦП, области применения, разрешение, скорости дискретизации	31
3-разрядный параллельный преобразователь.....	32
6-разрядный двухкаскадный субинтервальный АЦП	33
Диаграммы напряжений на входе 2-го каскада субАЦП	34
6-разрядный субинтервальный АЦП с коррекцией ошибок N1 = 3, N2 = 4.....	35
Обобщенные конвейерные ступени в субинтервальном АЦП с коррекцией ошибок	36
Тактирование конвейерных АЦП	37
Типичная временная диаграмма для 12-разрядного АЦП AD9235 с производительностью 65 MSPS.....	38
Заключение: сравнение конвейерных АЦП и АЦП последовательного приближения.....	39
Измерение динамических характеристик АЦП	40
Основные параметры АЦП по переменному току	41
Шум квантования идеального АЦП	42
Спектр шума квантования	43
Отношение сигнал/(шум и искажения) (SINAD), эффективная разрядность (ENOB), отношение сигнал/шум (SNR), общие нелинейные искажения (THD)	44



SINAD и ENOB 14-разрядного АЦП AD9244 со скоростью преобразования 65 MSPS для входного сигнала с размахом 1 и 2 В	45
Соотношения между SINAD, SNR и THD	46
Анализ динамических характеристик АЦП методами БПФ	47
Идеальный 12-разрядный АЦП, вход 2,111 МГц, $f_s = 82$ MSPS, среднее по 5 БПФ, $M = 16384$	48
Расположение составляющих искажений: входной сигнал = 7 МГц, частота дискретизации = 20 MSPS	49
Динамический диапазон, свободный от гармоник (SFDR), в коммуникационных системах	50
Интермодуляционные гармоники второго и третьего порядка при $f_1 = 5$ МГц, $f_2 = 6$ МГц	51
Двухтональный SFDR 14-разрядного АЦП со скоростью 80/105 MSPS.	
Частоты тонов 55,25 МГц и 56,25 МГц	52
Выбор между SNR, SFDR и полосой частот при разных уровнях потребляемой мощности	53
Компромиссы между SNR, SFDR и полосой частот на примере упрощенной модели выборки-хранения	54
Дрожание фазы тактирования выборки и дрожание апертуры увеличивают шумы АЦП	55
Зависимость теоретических величин SNR и ENOB, ограниченных фазовым шумом, от частоты полномасштабного аналогового входного синусоидального сигнала	56
Применение высокоскоростных АЦП в программной радиосвязи	57
Аналоговый супергетеродинный приемник стандарта AMPS (Advanced Mobile Phone Service)	58
Типовые программные радиоприемник и передатчик с дискретизацией ПЧ	59
Субдискретизация и перенос частоты между зонами Найквиста	60
Влияние сочетания субдискретизации и передискретизации на коэффициент обработки	61
АЦП AD9444 с четырьмя входными каналами WCDMA с центральной частотой 46,08 МГц	62
Типичный радиочастотный спектр многоканального приемника CDMA2000	63
Схемы квадратурной цифровой модуляции	64
Зависимость частоты ошибок по битам от отношения несущая/шумы (C/N)	65
Широкополосный приемник стандарта GSM 1800/1900 МГц	66
Требования стандарта GSM 1800/1900 МГц по уровню помех	67
Двухтональные интермодуляционные искажения в многоканальной системе (GSM-1800/1900 МГц)	68

Примерные требования распространенных стандартов беспроводной связи к широкополосным АЦП	69
Обработка сигналов изображений сенсорных матриц цифровых фото- и видеокамер	70
Линейные и плоские матрицы ПЗС	71
Выходной каскад и формы сигналов.....	72
Двойная коррелированная выборка	73
AD9898 процессор сигналов ПЗС матрицы с генератором синхросигналов Precision Timing™.....	74
Применение АЦП в видеотехнике.....	75
Модель формирования композитного видеосигнала из RGB компонентов	76
Аналоговые разъемы на приемниках высокого класса.....	77
Видеодекодеры и кодеры для телевидения высокой четкости	78
Важнейшие характеристики АЦП для работы с видеосигналами	79
10-разрядный видеодекодер стандартного разрешения ADV7180	80
Электроника интерфейса плоскопанельных дисплеев	81
Аналоговый и цифровой интерфейсы плоскопанельных дисплеев	82
Аналоговый интерфейс плоскопанельного дисплея AD9888 со скоростью 100/140/170/205 MSPS	83
Применение высокоскоростных АЦП в ультразвуковых приборах	84
Сравнение аналоговых и цифровых методов формирования пучка в ультразвуковых применениях.....	85
Компенсация ослабления сигнала в тканях тела усилителем с временной регулировкой усиления.....	86
Узел многоканального ультразвукового прибора на AD8334 и AD9228 с потреблением 264 мВт/канал	87
Основные требования к АЦП для УЗ-систем	88
Оценочные комплекты АЦП и средство моделирования ADIsimADC®	89
Оценочный комплект Analog Devices – буфер FIFO для высокоскоростных АЦП	90
Плата с матричной БИС FPGA для преобразования интерфейса LVDS	91
Средство моделирования ADIsimADC®	92
Моделирование АЦП при помощи ADIsimADC®	93
Работа с программой ADIsimADC®	94
Выходной график БПФ 14-разрядного 105/125 MSPS АЦП AD9246 при $f_{in} = 2,211$ МГц, $f_s = 125$ MSPS	95



Выходной график БПФ 14-разрядного 105/125 MSPS АЦП AD9246 при $f_{in} = 170,111$ МГц, $f_s = 125$ MSPS	96
Выходной график SFDR 14-разрядного 105/125 MSPS АЦП AD9246 при качании амплитуды сигнала $f_{in} = 170,111$ МГц, $f_s = 125$ MSPS	97
Выходной график SFDR 14-разрядного 105/125 MSPS АЦП AD9246 при качании частоты сигнала f_{in} от 2 до 170 МГц, $f_s = 125$ MSPS	98
Усреднение БПФ и опции окна	99
Он-лайн версия программы ADIsimADC.....	100

РАЗДЕЛ 2. ОПТИМИЗАЦИЯ ИНТЕРФЕЙСОВ

ПРЕОБРАЗОВАТЕЛЕЙ ДАННЫХ.....	101
-------------------------------------	-----

Обзор интерфейсов преобразователей данных.....	102
Общие тенденции развития преобразователей данных и их интерфейсов	103

Согласование аналогового входа АЦП	104
---	-----

Аналоговые входы АЦП – не идеальны и требуют согласующего усилителя.....	105
---	-----

Несимметричные согласующие усилители с непосредственной связью	106
---	-----

Схемы усиления и сдвига уровня на ОУ	107
Несимметричная схема усиления и сдвига уровня требует ОУ с Rail-to-Rail выходом	108

Истинный Rail-to-Rail входной каскад	109
Выходной каскад распространенных ОУ	110

Почти Rail-to-Rail выходные каскады.....	111
Входная цепь 12-разрядного 3 MSPS АЦП AD7276 с питанием 2,35–3,6 В	112

Непосредственное подключение к АЦП AD7276 источника сигнала с низким выходным сопротивлением	113
Согласующий усилитель на ОУ к АЦП AD7276 требует ОУ с двумя источниками питания.....	114

Дифференциальные согласующие усилители для АЦП	115
---	-----

Упрощенная схема небуферированной КМОП входной цепи выборки и хранения на переключаемых конденсаторах.....	116
---	-----

Типичные помехи переключения на несимметричном (A) и дифференциальном (B) входах АЦП с переключаемыми КМОП-конденсаторами	117
---	-----

Преимущества дифференциальных интерфейсов аналогового входа преобразователей данных	118
--	-----

Согласующий усилитель ADA4941 для АЦП AD7690 PulSAR® в схеме с однополярным питанием +5 В	119
--	-----

Место включения помехоподавляющего фильтра, снижающего шум ОУ	120
--	-----

Соотношение между эквивалентной полосой шума фильтра и 3-дБ полосой фильтра Баттервортса	121
---	-----

Согласующий усилитель ADA4922-1 для 18-разрядного АЦП iCMOS PulSAR AD7634 в схеме с питанием ± 12 В	122
Схема сдвига уровня со связью по постоянному току для возбуждения входа АЦП AD922x	123
Функциональная и эквивалентная схемы дифференциальных согласующих усилителей AD813x и AD493x	124
Возбуждение 12-разрядного 20/40/65 MSPS АЦП AD9235 видеосигналом через усилитель AD8138	125
Применение усилителя ADA4937-1 с АЦП AD6645 в схеме с питанием +5 В и непосредственной связью	126
Применение усилителя ADA4938-1 при питающем напряжении 10 В с АЦП AD9446	127
Применение усилителя ADA4938-1 при питающем напряжении 10 В с АЦП AD9445	128
Применение усилителя ADA4938-1 при питающем напряжении ± 5 В с АЦП AD9246 с питанием +1,8 В	129
Модели буферированных (BiCMOS) и небуферированных (КМОП) входных цепей конвейерных АЦП	130
Схемы буферированных и небуферированных дифференциальных входов АЦП	131
Модели буферированных и небуферированных входов АЦП для определения входного импеданса	132
Входной импеданс (последовательная модель) 12-разрядного 80 MSPS АЦП AD9236 в режимах слежения и хранения	133
Преобразование последовательной эквивалентной схемы в параллельную и наоборот	134
Параллельное представление входного импеданса небуферированного КМОП АЦП (AD9236) в режиме слежения	135
Основные принципы резонансного согласования	136
Пример резонансного согласования	
Возбуждение 12-разрядного 80 MSPS АЦП AD9236 усилителем с переменным коэффициентом усиления AD8370 сигналом ПЧ 70 МГц	137
Проект интерфейса AD8370/AD9236 для сигнала ПЧ 70 МГц: антиалиасный фильтр и резонансное согласование	138
Моделированный отклик интерфейса	139
До и после добавления цепи резонансного согласования и антиалиасного фильтра	140
Пример широкополосного согласования	
Согласование 14-разрядного буферированного 125 MSPS АЦП AD9445 усилителем с переменным коэффициентом усиления AD8352	141
Согласование 14-разрядного 125 MSPS АЦП AD9445 дифференциальным усилителем AD8352 с полосой пропускания 2 ГГц	142



Данные БПФ для AD9445, согласованного усилителем AD8352, при входном сигнале с частотой 98,9 МГц и частоте дискретизации 105 MSPS.....	143
Трансформаторное согласование.....	144
Трансформаторная связь источника видеосигнала с 16-разрядным буферированным 80/100 MSPS	
BiCMOS АЦП AD9446	145
Сравнение согласования	
дифференциальными усилителями и трансформаторами	146
Вносимые потери и обратные потери трансформатора.....	147
Характеристики симметрирующего трансформатора	
TC1-1-13M ф. Mini-Circuits	148
Схемы дискретизации видеосигнала	
АЦП преобразователями с буферированными входами	149
Улучшение характеристик на частотах выше 100 МГц	
двухтрансформаторной схемой	150
Снижение второй гармоники искажений в схеме с двумя	
трансформаторами на 10,5 дБ при частоте ПЧ 290 МГц	151
Схема входной части для АЦП с переключаемыми	
конденсаторами для широкополосного сигнала.....	152
Пример разработки	
с резонансным трансформаторным согласованием	
КМОП АЦП с небуферированным входом, частота	
ПЧ 170 МГц, частота дискретизации 65 MSPS	153
Пример разработки:	
сигнал ПЧ 170 МГц дискретизируется с частотой 65 MSPS	154
Пример разработки:	
требования к системе и требования к АЦП	155
Пример разработки:	
характеристики исходной схемы с АЦП AD9238	
без резонансного и импедансного согласования	156
Пример разработки:	
определения начальных значений параллельных R и L	157
Пример разработки:	
АЦП с переключаемыми конденсаторами AD9238 – подбор	
элементов схемы для получения требуемых характеристик.....	158
Пример разработки:	
окончательная схема входного резонансного согласования	159
Пример разработки:	
АЦП с переключаемыми конденсаторами AD9238 –	
окончательные результаты – полоса пропускания	
и неравномерность АЧХ в полосе пропускания	160
Заключительный обзор типовых вариантов	
входных интерфейсов высокоскоростных АЦП	161
Ссылки	162
Драйверы тактовых сигналов.....	163
Влияние фазового шума тактовой частоты дискретизации	
при идеальном преобразовании синусоидального сигнала	164



Теоретическая зависимость SNR и ENOB, вызванных фазовым шумом от частоты полномасштабного аналогового сигнала.....	165
Величины дрожаний фазы, добавляемые логическими вентилями/драйверами	166
Вычисление дрожания фазы через фазовый шум	167
Вычисление дрожания фазы кварцевого генератора на 100 МГц	168
Источник тактового сигнала с ультранизким (<100 пс) дрожанием фазы	169
Использование фазовой автоподстройки частоты (ФАПЧ) и полосового фильтра для улучшения сигнала шумящего источника тактового сигнала	170
Требования к генератору в зависимости от разрядности АЦП и частоты входного аналогового сигнала	171
Формирователь тактового сигнала от прямоугольного или синусоидального напряжения на основе несимметричных КМОП-драйверов питанием 1,8 или 3 В	172
ПЭСЛ-драйвер с малым дрожанием фазы, преобразующий несимметричный тактовый сигнал в дифференциальный	173
Выходы данных АЦП	174
Типичный КМОП-драйвер цифрового выхода	175
Использование последовательного резистора на цифровых КМОП-выходах для уменьшения токов заряда внешней емкости	176
КМОП-драйвер LVDS	177
Счетверенный 12-разрядный 40/60 MSPS АЦП AD9228 с питанием 1,8 В и интерфейсом LVDS	178
Временная диаграмма выходных данных LVDS АЦП AD9228	179
Заключение по выходам	180
РАЗДЕЛ 3. ЦАП, ПЦС, ФАПЧ И РАСПРЕДЕЛЕНИЕ ТАКТОВОЙ ЧАСТОТЫ	181
Высокоскоростные КМОП ЦАП	182
Переключатели тока на р-МОП-транзисторах.....	183
Высокоскоростной 3-разрядный ЦАП с комплементарными токовыми выходами	184
Высокоскоростной 3-разрядный ЦАП термометрической архитектуры с комплементарными токовыми выходами	185
Типичное ядро 14-разрядного сегментированного ЦАП семейства TxDAC®	186
Расположение первых девяти гармоник при выходном сигнале частотой 7 МГц и скорости обновления 20 MSPS	187
Измерение искажений и SNR ЦАП аналоговым спектральным анализатором.....	188
Спектр выходного сигнала ЦАП с огибающей вида $\sin(x)/x$ (амплитуда нормализована)	189



ЦАП с интерполированной передискретизацией	190
Представление передискретизации и интерполяции во временном домене	191
Использование программы расчета гармоник ЦАП «DAC Harmonic Image Tool»	192
Программа расчета гармоник ЦАП (идеальный ЦАП)	
Расположение 2-й гармоники искажений	193
Использование программы расчета гармоник ЦАП (идеальный ЦАП).	
Расположение 3-й гармоники искажений	194
Использование программы расчета гармоник ЦАП (интерполирующий ЦАП AD9777 семейства TxDAC).....	195
Применение ЦАП в передатчиках	196
Применимость критерия Найквиста	
к интерполирующему и модулирующему ЦАП	197
Категории ЦАП семейства TxDAC®	198
Два распространенных способа преобразования	
частоты вверх.....	199
AD9779 – многоканальный WCDMA тракт с 4-кратной	
интерполяцией, $f_{\text{DATA}} = 122,88 \text{ MSPS}$, модуляция $f_{\text{DAC}} / 4$	200
AD9779 – многоканальный WCDMA тракт с 4-кратной	
интерполяцией, $f_{\text{DATA}} = 122,88 \text{ MSPS}$, модуляция $f_{\text{DAC}} / 4$	201
12-, 14-, 16-разрядные сдвоенные	
1 GSPS ЦАП AD9776/AD9778/AD9779	202
AD9957 – «смесительный» 1 GSPS ЦАП для квадратурного	
цифрового преобразования частоты (QDUC).....	203
Буферирование выходов ЦАП	204
Обобщенная модель выходного каскада	
высокоскоростных КМОП ЦАП	
(например, семейств AD978x, AD977x)	205
Связь через дифференциальный трансформатор	206
Выход с трансформаторной связью ЦАП AD9786	
на оценочной плате	207
Связь по постоянному току дифференциального	
выхода с применением ОУ с двумя источниками питания.....	208
Связь по постоянному току дифференциального	
выхода с применением ОУ с одним источником питания	209
Буферирование выхода высокоскоростного ЦАП	
при помощи дифференциальных ОУ AD813x или ADA493x	210
Оценочные аппаратные	
и программные средства ЦАП	211
Система Group Analog Devices Inc. по высокоскоростным	
преобразователям для тестирования параметров ЦАП	212
Высокоскоростной генератор паттернов для ЦАП (DPG) – 1	213
Высокоскоростной генератор паттернов для ЦАП (DPG) – 2	214
Высокоскоростной генератор паттернов для ЦАП (DPG) – 3	215
Программа VisualDAC™	216

Прямой цифровой синтез.....	217
Гибкая система прямого цифрового синтеза (DDS)	218
Прохождение сигнала по архитектуре DDS.....	219
Влияние на SFDR соотношения частоты обновления и частоты выходного сигнала (на примере идеального 12-разрядного ЦАП)	220
1 GSPS DDS AD9858 с фазовым детектором и аналоговым перемножителем	221
Однопетлевой преобразователь частоты вверх на AD9858	222
Метод SpurKiller	223
AD9911 – DDS, работающий по принципу SpurKiller до частоты 500 МГц	224
Результаты применения методики SpurKiller (на выходном спектре DDS)	225
Интерактивный он-лайн инструмент разработки схем с DDS (ADIsimDDS)	226
Главный экран инструмента разработки DDS.....	227
Инструмент разработки DDS: табличное представление гармоник	228
Инструмент разработки DDS: опции экрана и выбор фильтра	229
Фазовая автоподстройка частоты.....	230
Базовая схема фазовой автоподстройки частоты (ФАПЧ).....	231
Фазовый/частотный детектор (ФЧД), управляющий накачкой заряда	232
Добавление в базовую схему ФАПЧ делителя опорной частоты и предварительного делителя частоты	233
Добавление в схему ФАПЧ предварительного делителя с двойным переключаемым коэффициентом деления	234
Основные характеристики ФАПЧ	235
Фазовый шум и гармоники генератора.....	236
Зависимость фазового шума (в дБс/Гц) от частоты смещения	237
Интегрированная система ФАПЧ семейства ADF4360	238
Функциональная схема приборов семейства ADF4110	239
Сравнение целочисленных и дробных синтезаторов	240
Синтезатор с дробным N ADF4153.....	341
Работа ADF4153 в режиме минимальных шумов при N = 8581/130	242
Работа ADF4153 в режиме минимальных гармоник при N = 8581/130	243
Программа для разработки ФАПЧ	244
Процесс разработки с применением ADIsimPLL	245
Панель данных и панель результатов во временном домене.....	246
Результаты моделирования в частотном домене	247
Работа со схемой в ADIsimPLL	248
Литература по ФАПЧ	249

Генерация и распределение тактирующих сигналов	250
Параметры качества ИС генерации	
и распределения тактовых сигналов.....	251
Теоретическая зависимость SNR и ENOB,	
вызванных дрожанием фазы,	
от частоты полномасштабного аналогового сигнала	252
Схема тактирования выборки АЦП низкочастотных сигналов	253
Генератор сигнала тактирования на 200 МГц с ФАПЧ.....	254
Упрощение схемы тактирования	
при помощи интегрального ФАПЧ ADF4360-8.....	255
Интегральный синтезатор и ГУН ADF4360-8	
Выходная частота от 65 до 400 МГц	256
Дрожание фазы и фазовый шум у ADF4001 и ADF4360-8	257
AD9540 – 655-мегагерцовый тактовый генератор	
с малым дрожанием фазы	258
Примеры распределения системного сигнала тактирования.....	259
AD9512 – ИС распределения тактового сигнала	
частотой до 1,2 ГГц.....	260
Оценочные наборы узлов тактирования.....	261
Интуитивный интерфейс пользователя	
оценочной платы выглядит как функциональная схема ИС.....	262
Программа разработки и моделирования ADIsimCLK	263
Функциональная схема интерфейса программы ADIsimCLK	264
Меню схемы в ADIsimCLK	265
Варианты конфигурации ADIsimCLK	266
Вывод данных в ADIsimCLK.....	267
В экране «Timing» можно строить диаграмму	
всех тактирующих сигналов.....	268
Генерация тактирующих сигналов	
с малым дрожанием фазы при помощи систем	
прямого цифрового синтеза (DDS)	269
Генерация тактирующих сигналов с помощью DDS	270
Установка для измерения дрожания фазы тактирующих	
сигналов, полученных от ИС генерации AD9515,	
управляемой DDS AD9958/AD9858	271
Новые ИС DDS – 2-канальный AD9958	
и 4-канальный AD9856 с очень малым дрожанием фазы.....	272
Подробные характеристики AD9958+AD9515	
(из руководства по применению AN-823)	273
Заключение: Фазовое дрожание ИС тактирующих сигналов.....	274
РАЗДЕЛ 4. О ТОПОЛОГИИ ПЕЧАТНЫХ ПЛАТ.	
ИНСТРУМЕНТЫ РАЗРАБОТКИ	
ВЫСОКОСКОРОСТНЫХ СИСТЕМ	275
Земляная шина.	
Разработка топологии печатных плат	276
Законы Кирхгоффа в электрической цепи	277
Более реалистичный взгляд на импеданс земляной шины.....	278

Токи цифровых сигналов через путь возврата аналогового сигнала создают погрешность напряжения	279
Расчет поверхностного и линейного сопротивлений	280
Снижение точности прецизионного ОУ из-за общего тока по земле.....	281
Расчет индуктивности проводника круглого и прямоугольного сечений	282
Основные принципы индуктивной связи.....	283
Силовые линии магнитного поля и индуктивный контур (правило правой руки)	284
Снижение индуктивной связи правильным расположением проводников	285
Емкость между двумя параллельными пластинами	286
Эквивалентная схема емкостной связи	287
Прямое подключение высокоскоростного преобразователя к цифровой шине данных дает путь для помех	288
Частичное решение вопроса шумной шины данных.....	289
Правильное заземление ИС со смешанными сигналами с небольшими токами цифровых сигналов	290
Точки заземления и развязки.....	291
Зависимость SNR от частоты и дрожания фазы.....	292
ИС генерации и распределения тактирующих сигналов AD9510	293
Заземление ИС со смешанными сигналами на одной печатной плате (типичная оценочная/тестовая плата)	294
Заземление ИС со смешанными сигналами и большими внутренними цифровыми токами на нескольких печатных платах	295
Дифференциальный сигнал тактирования выборки или распределение данных от аналогового слоя земли к цифровому	296
Драйвер и приемник LVDS	297
Функциональная схема iCoupler	298
Принцип работы iCoupler	299
Фотография кристалла iCoupler	300
Прорезь на слое земли, перераспределяющая ток, улучшает точность.....	301
Влияние паразитной емкости в 10 пФ на инвертирующем входе усилителя на импульсную характеристику	302
Динамическая характеристика паразитной связи между дорожками печатной платы	303
Схема и топология печатной платы для источника тока с U-образной трассой и путь возвратного тока через слой земли	304
Прохождение постоянного тока (к рисунку на с. 304)	305
Путь возврата переменного тока по слою земли с нулевым сопротивлением (слева) и конечным сопротивлением (справа)	306

Разрыв слоя земли увеличивает индуктивность цепи и повышает восприимчивость к внешним полям.....	307
Поверхностный слой в печатном проводнике	308
Поверхностный эффект в печатном проводнике над слоем земли	309
Микрополосковая линия передачи	310
Характеристическая емкость и время задержки распространения микрополосковой линии.....	311
Симметрична полосковая линия передачи	312
Характеристическая емкость и задержка распространения симметричной полосковой линии передачи	313
Печатные микрополосковые линии для двух пар сигналов LVDS	314
Развязка цепей питания	315
Зависимость коэффициента подавления помех по питанию от частоты у АЦП AD8099	316
Что такое правильная развязка?.....	317
Эквивалентная схема неидеального конденсатора с паразитными элементами.....	318
Зависимость импеданса Z(Ом) оксидного конденсатора емкостью 100 мкФ от частоты	319
Зависимость импеданса упрощенной модели танталового конденсатора от частоты	320
Некоторые типы диэлектриков конденсаторов, применяемых для развязки	321
Типы оксидных конденсаторов, применяемых в источниках питания	322
Подключение высокочастотного развязывающего фильтра	323
Резонансный контур, образованный схемой развязки по питанию	324
Влияние развязки на работу операционного усилителя AD8000.....	325
Коэффициент подавления помех по питанию усилителя AD8000	326
Схема измерения коэффициента подавления помехи по положительному источнику усилителя AD8000.....	327
График SNR оценочной платы AD9445 при правильной развязке	328
Цоколевка АЦП AD9445	329
График SNR оценочной платы AD9445 со снятыми с цепи аналогового питания конденсаторами	330
График SNR оценочной платы AD9445 со снятыми с цепи цифрового питания конденсаторами	331
Инструменты разработки высокоскоростных систем	332
Он-лайн центр разработки Analog Devices	333
Схема и средства разработки.....	334
ADIsimOpAmp	335
Как использовать ADIsimOpAmp	336



ADIsimOpAmp (начальное окно)	337
ADIsimOpAmp: Мастер выбора	338
ADIsimOpAmp: Список для выбора	339
ADIsimOpAmp: Нормальные результаты работы	340
Окно ADIsimOpAmp: Предупреждение	341
Окно ADIsimOpAmp: Предупреждение (продолжение)	342
Окно ADIsimOpAmp: Ошибка.....	343
Окно ADIsimOpAmp – Режим SPICE	344
Сопровождение продукции	
фирмами Analog Devices и National Instruments.....	345
Обзор продукта Multisim.....	346
Разработка фильтра с применением программы	
«Мастер фильтра»	347
Выбор АЧХ фильтра, топологии фильтра, источника питания, синфазного напряжения и коэффициента передачи.....	348
Разработка «Мастером» каскада фильтра (верхняя часть экрана).349	
Разработка «Мастером» каскада фильтра (нижняя часть экрана)..350	
Проект фильтра со списком элементов	351
Помощник подавления алиасов АЦП	352
Инструмент моделирования гармонических образов ЦАП.....353	
Калькулятор коэффициента усиления	
и сдвигов инструментального усилителя – AD623.....354	
Калькулятор коэффициента усиления	
и сдвигов инструментального усилителя – AD627.....355	
Интерактивный инструмент	
для дифференциального усилителя	356
Калькулятор диапазона синфазных напряжений	
и коэффициента усиления усилителя	
с активной обратной связью.....357	
Расчет суммарной погрешности ОУ (1).....358	
Расчет суммарной погрешности ОУ (2).....359	
Расчет суммарной погрешности ОУ (3).....360	
Расчет суммарной погрешности	
инструментального усилителя (1).....361	
Расчет суммарной погрешности	
инструментального усилителя (2).....362	
Помощник конфигурирования регистров	363
Помощник конфигурирования	
ИС прямого цифрового синтеза (1)	364
Помощник конфигурирования	
ИС прямого цифрового синтеза (2)	365

Применение высокоскоростных систем

- 1. Высокоскоростное преобразование данных**
 - 2. Оптимизация интерфейсов преобразователей данных
 - 3. ЦАП, ПЦС, ФАПЧ и распределение тактовой частоты
 - 4. О топологии печатных плат.
- Инструменты разработки высокоскоростных систем

**Авторские права © 2006, Analog Devices, Inc.
Все права защищены. Эта книга или ее части
не могут быть воспроизведены в любой форме
без разрешения обладателя авторских прав**

Раздел 1 Высокоскоростное преобразование данных

АЦП последовательного приближения	21
Конвейерные АЦП	30
Измерение динамических характеристик АЦП	40
Применение высокоскоростных АЦП	
в программной радиосвязи.....	57
Обработка сигналов изображений сенсорных	
матриц цифровых фото- и видеокамер	70
Применение АЦП в видеотехнике.....	75
Электроника интерфейса плоскопанельных дисплеев	81
Применение высокоскоростных АЦП	
в ультразвуковых приборах.....	84
Оценочные комплекты АЦП	
и средство моделирования ADIsimADC®	89



Выбор преобразователя данных

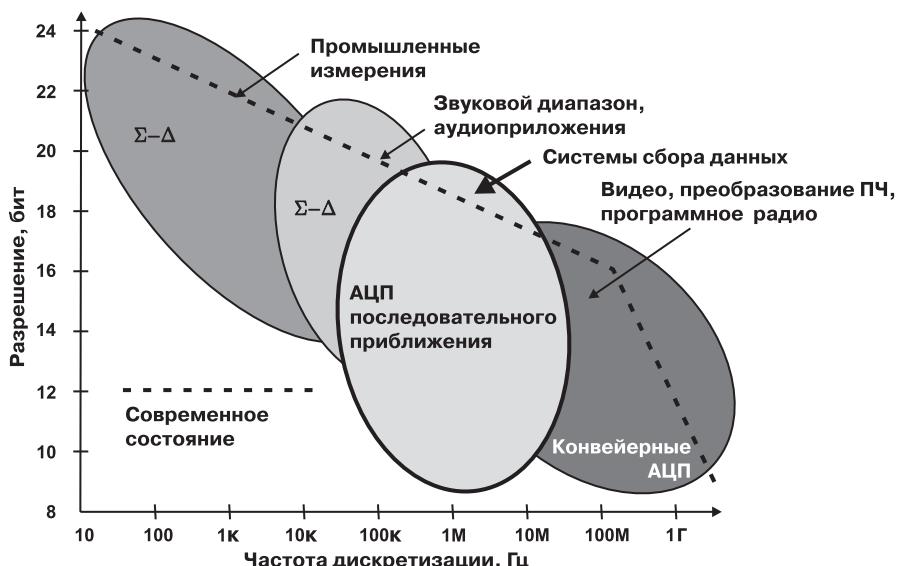
Выбор преобразователя данных – это не только разрядность и скорость

- ◆ Необходимые компромиссы
- ◆ Характеристики по постоянному и переменному току
- ◆ Потребление энергии
- ◆ Степень интеграции
- ◆ Простота применения
 - Форматирование выходных данных
 - Напряжение питания
 - Размер корпуса
 - Интегральная функциональность
- ◆ Цена
- ◆ Репутация производителя ИС
 - Средства разработки
 - Экспертиза применений
 - Точная и лаконичная документация
 - Помощь при выборе продукции

Правильный выбор АЦП для конкретной схемы из тысяч преобразователей, предлагаемых на рынке, может стать трудной задачей. Традиционный подход – взять руководства по выбору или обратиться к сайту производителя (подобному вебсайту Analog Devices). Введите скорость выборки, разрешение, напряжение источника питания и т.д., щелкните на кнопке «найти» – и надейтесь на лучшее. Но, может быть, есть более продуктивный подход к решению этой задачи?

Современные преобразователи данных различаются не только разрешением и скоростью (частотой выборки) и это намного усложняет процесс выбора. В первой главе обсуждаются основные архитектуры, характеристики и схемы применения высокоскоростных преобразователей. Автор считает, что понимание этих основ окажет неоценимую помощь разработчику в выборе и применении АЦП.

Архитектуры АЦП, области применения, разрешение, скорости выборки



Современные области применения АЦП можно разделить на четыре широких сегмента: *системы сбора данных*, точные промышленные измерения, аудиоприложения и *высокоскоростные приложения* (термин «высокоскоростные» подразумевает скорости дискретизации выше 10 MSPS, хотя эта скорость взята несколько произвольно. Например, 18-разрядный АЦП последовательного приближения со скоростью выборки 2 MSPS определенно классифицируется как «высокоскоростной»). Для высокоскоростной обработки может быть применен любой из трех типов АЦП: *АЦП последовательного приближения (SAR)*, *сигма-дельта АЦП ($\Sigma-\Delta$)* или *конвейерные АЦП*. Поэтому понимание основ этих трех наиболее распространенных архитектур АЦП имеет большое значение для правильного выбора преобразователя конкретного применения.

На рисунке видно, как области применения и архитектуры АЦП соотносятся с разрешением (вертикальная ось) и скоростью дискретизации (горизонтальная ось). Штриховая линия представляет достигнутое на настоящее время (2006 г.) состояние этих параметров. Хотя и наблюдается некоторое перекрытие областей применения АЦП с различными архитектурами, каждому конкретному применению соответствуют АЦП определенной архитектуры.

Сигма-дельта архитектура доминирует в точных промышленных измерениях, в приборах звукового диапазона, в пространстве аудиоприложений. Эта архитектура подробно рассматривается в нижеприведенных ссылках. В нашей книге главное внимание уделено архитектуре преобразователей последовательного применения (SAR) и конвейерных АЦП.

Рассмотрим сначала архитектуру SAR, которая наиболее распространена в системах сбора данных, особенно в тех, где требуется оцифровка большого числа каналов.

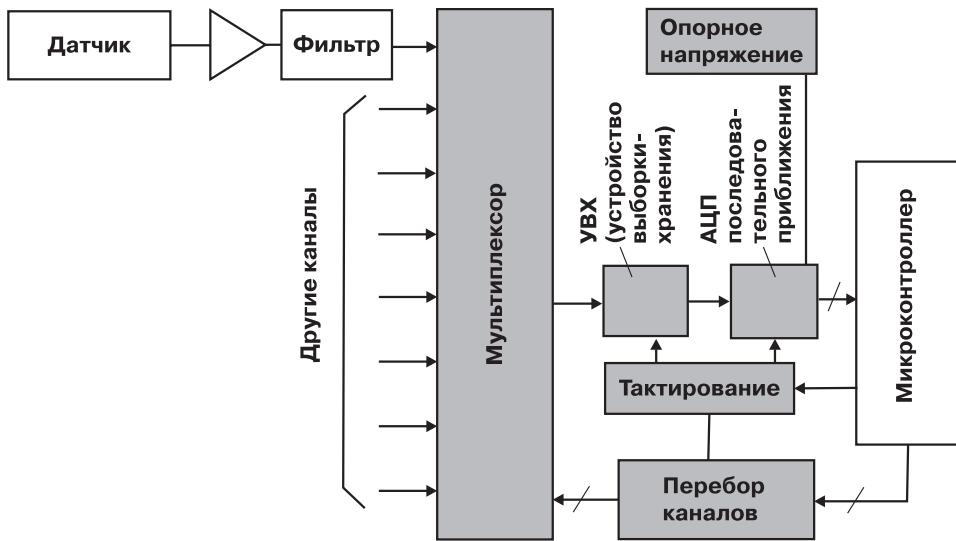
Walt Kester, *Analog-Digital conversion*, (Аналого-цифровое преобразование) Analog Devices, 2004, ISBN-0916550273 Chapter 3. Также доступно как *Data Conversion Handbook*, Elsevier-Newnes, 2005, ISBN: 0750678410, Chapter 3.

АЦП последовательного приближения

www.analog.com/pulsar

www.analog.com/icmos

Типичная система сбора данных



На рисунке показана типичная система сбора данных. АЦП последовательного применения – основа этой системы.

Использование аналогового мультиплексора позволяет проводить процесс аналого-цифрового преобразования в одном АЦП, вместо того, чтобы использовать АЦП в каждом отдельном канале. В прежние годы мультиплексор, схема выборки-хранения, источник опорного напряжения и АЦП с регистром последовательного приближения представляли собой отдельные ИС. Разработчик сам должен был конструировать схемы тактирования и перебора каналов.

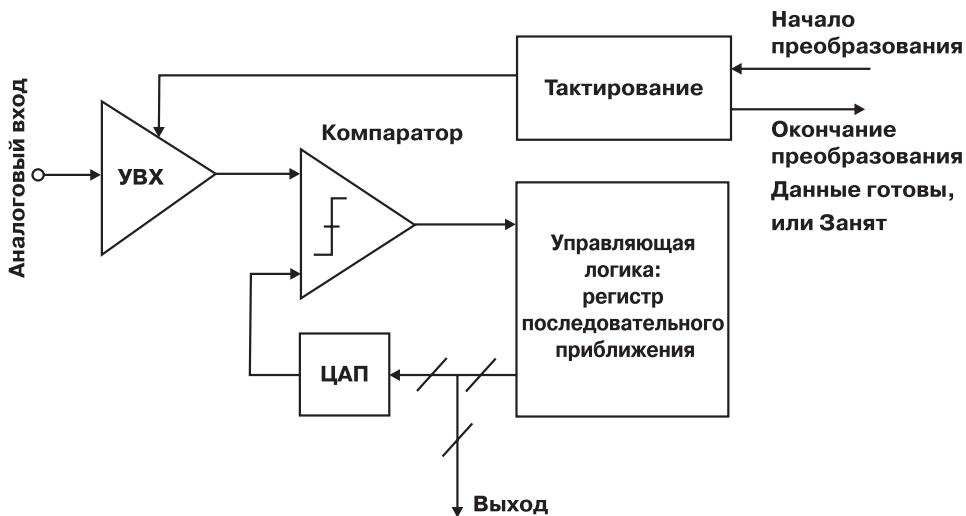
Современная технология производства ИС позволяет все эти функциональные блоки (показанные на рисунке закрашенными) размещать в одном корпусе, обеспечивая, таким образом, на одном кристалле всю систему сбора данных полностью.

Последующее обсуждение покажет, почему именно АЦП последовательного применения обеспечивают для этих систем оптимальную архитектуру.

Более подробное описание архитектуры АЦП SAR можно найти в приведенных ниже ссылках.

1. Walt Kester, *Analog-Digital conversion*, (Аналого-цифровое преобразование) Analog Devices, 2004, ISBN-0916550273 Chapter 3. Также доступно как *Data Conversion Handbook*, Elsevier-Newnes, 2005, ISBN: 0750678410, Chapter 3.
2. Tutorial MT-021, *Successive Approximation ADCs*, (АЦП последовательного приближения) www.analog.com.

Базовая схема АЦП последовательного приближения (АЦП с вычитанием обратной связи)

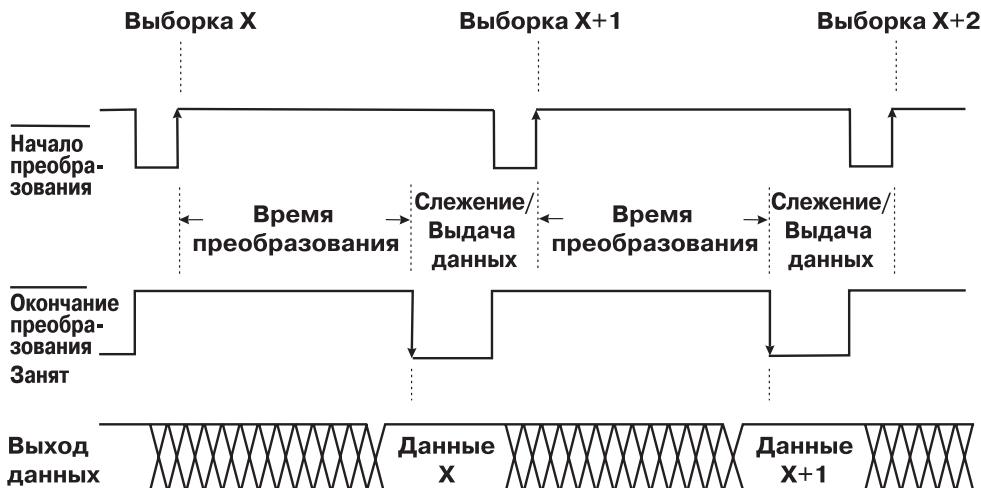


АЦП последовательного приближения производит преобразование по команде. При установлении команды НАЧАЛО ПРЕОБРАЗОВАНИЯ (отметим, что эта функция в конкретном случае может называться по-другому или комбинироваться с другой линией управления), устройство выборки-хранения (УВХ) переводится в режим хранения, а все биты регистра последовательного приближения, сбрасываются в положение «0», кроме самого старшего, на котором устанавливается «1». Сигнал с выхода регистра подается на вход внутреннего ЦАП. Если выход ЦАП больше, чем аналоговый вход, этот единичный бит сбрасывается, в противном случае остается в положении «1». Затем следующий по старшинству бит устанавливается в «1». Если выход ЦАП больше, чем аналоговый вход, этот бит в регистре сбрасывается, в противном случае остается «1». Процесс повторяется с каждым следующим битом. Когда все биты установлены, проверены и соответственно сброшены или оставлены «1», содержание регистра последовательного приближения соответствует величине аналогового входа и преобразование завершено. В процессе преобразования проверенные биты могут стать основой для последовательного выхода (для варианта АЦП последовательного приближения с последовательным выходом).

Основная погрешность АЦП последовательного приближения определяется точностью внутреннего ЦАП.

1. Walt Kester, *Analog-Digital conversion*, (Аналого-цифровое преобразование) Analog Devices, 2004, ISBN-0916550273 Chapter 3. Также доступно как *Data Conversion Handbook*, Elsevier-Newnes, 2005, ISBN: 0750678410, Chapter 3.
2. Tutorial MT-021, *Successive Approximation ADCs*, (АЦП последовательного приближения)
www.analog.com.

Диаграмма работы типичного АЦП последовательного приближения



На рисунке показана типичная диаграмма работы АЦП последовательного приближения. Окончание преобразования обычно индицируется сигналом EOC (end-of-convert – конец преобразования), DRDY (Data Ready – данные готовы) или сигналом BUSY (ЗАНЯТ, не-ЗАНЯТ – значит, преобразование завершено). Полярность и названия этих сигналов могут быть разными для разных АЦП, но основная концепция работы неизменна. В начале интервала преобразования сигнал становится высоким (или низким), и остается в этом состоянии до завершения преобразования, и в этот момент он становится низким (высоким). Задний фронт сигнала обычно указывает на то, что выходные данные действительны. Но надо внимательно изучить документацию на АЦП – у некоторых из них требуется дополнительная задержка, прежде чем данные станут действительными. N-разрядное преобразование занимает N шагов.

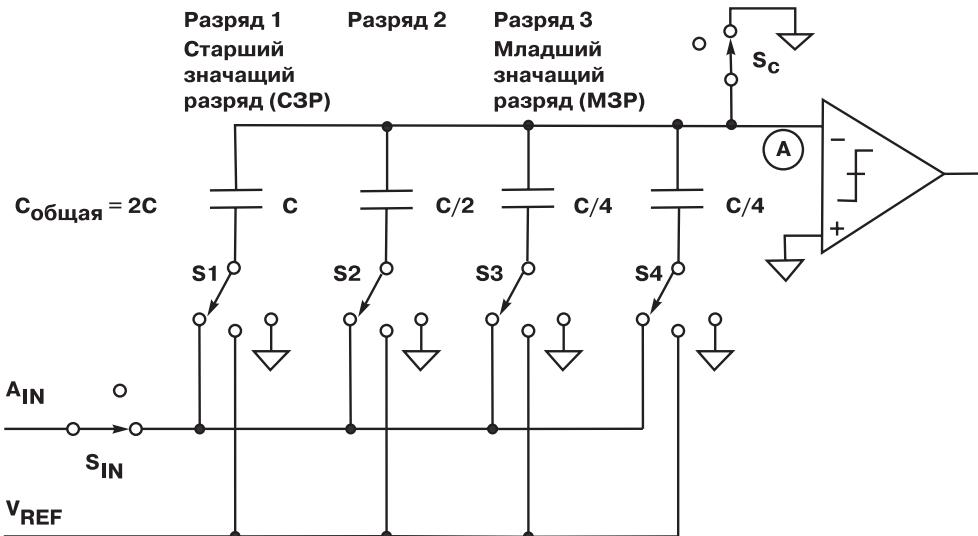
Точные названия, присвоенные этим функциям, могут отличаться от преобразователя к преобразователю, но у большинства АЦП последовательного приближения именно такие.

Также следует отметить, что для некоторых АЦП последовательного приближения, кроме команды НАЧАЛО ПРЕОБРАЗОВАНИЯ, требуется внешнее высокочастотное тактирование, частота которого обычно лежит в диапазоне от 1 до 30 МГц в зависимости от времени преобразования и разрешения АЦП. Другие АЦП последовательного приближения имеют внутренний генератор для преобразования и требуют только команду НАЧАЛО ПРЕОБРАЗОВАНИЯ. Архитектура АЦП последовательного приближения обычно позволяет делать однократные преобразования с любой частотой повторения от нулевой до максимальной скорости преобразования преобразователя.

Отметим, что в конце периода преобразования данные, соответствующие фронту тактового сигнала, доступны без «конвейерной» задержки. В отличие от конвейерных АЦП, у АЦП последовательного приближения отсутствует ограничение по «минимальной» скорости выборки. АЦП последовательного приближения могут работать непрерывно или в «однократном» режиме. Это свойство особенно важно и удобно для схем с мультиплексированием.

Регистр последовательного приближения – устройство с последовательным выходом. Хотя есть многие варианты приборов и с параллельным выходом, тенденция развивается в направлении последовательного интерфейса (SPI, I²C и т.д.), потому что при последовательном выходе уменьшается число выводов, размер корпуса и стоимость.

3-разрядный ЦАП на переключаемых конденсаторах



Переключатели показаны в режиме сложения (выборки)

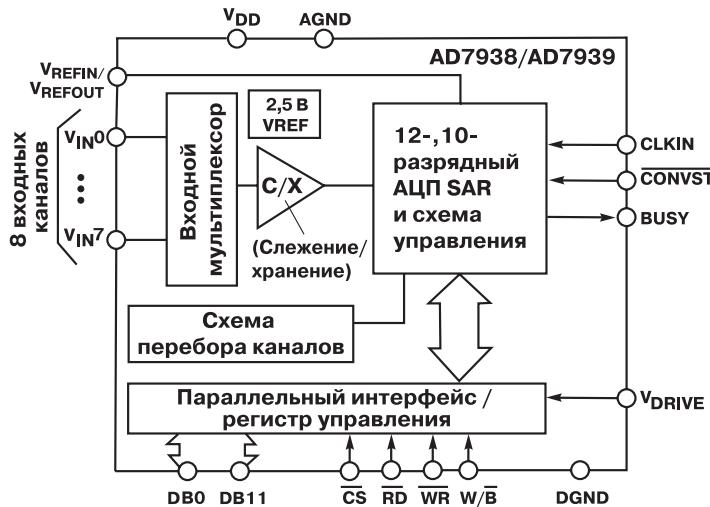
Точность и линейность внутреннего ЦАП определяют точность и линейность АЦП последовательного приближения в целом. В ранних SAR АЦП, например AD574 (промышленный стандарт), применялись внутренние ЦАП на тонкопленочных резисторах с лазерной подгонкой. Сейчас используются КМОП ЦАП с переключаемыми конденсаторами (другое название – с перераспределением заряда), показанный на рисунке. Точность соотношения емкостей определяется литографией и дополнительными конденсаторами и ключами, которые могут добавляться для подстройки как при изготовлении ИС, так и после, как часть процесса автокалибровки, проводимой на системном уровне после установки на нее. Кратко рассмотрим работу 3-разрядного ЦАП.

Переключатели в схеме показаны в режиме выборки (сложения), когда входное напряжение A_{IN} постоянно заряжает или разряжает параллельное соединение всех конденсаторов. Режим хранения начинается при размыкании ключа S_{IN} , при этом выбранное аналоговое входное напряжение остается на конденсаторах. После этого размыкается ключ S_c и напряжение на узле А начинает меняться при манипулировании переключателями разрядов. Если все ключи S_1, S_2, S_3 и S_4 будут соединены с землей, на узле А появится напряжение, равное $-A_{IN}$. Соединение S_1 с опорным напряжением V_{REF} добавляет к напряжению $-A_{IN}$ напряжение, равное $V_{REF}/2$. Регистр последовательного приближения в зависимости от состояния выхода компаратора (высокий соответствует отрицательному напряжению на узле А, низкий – положительному) оставляет S_1 подключенным к V_{REF} или подключает его к земле. Аналогичный процесс потом повторяется с оставшимися двумя разрядами. По завершении интервала преобразования S_1, S_2, S_3, S_4 и S_{IN} подключаются к A_{IN} , S_c подключается к земле, и преобразователь готов к следующему циклу.

Отметим, что дополнительный конденсатор на МЗР ($C/4$ в случае 3-разрядного ЦАП) требуется тогда, когда общая емкость конденсаторов равна $2C$, чтобы при манипулировании отдельными битовыми конденсаторами получалось точное двоичное деление.

Работа конденсаторного ЦАП аналогична работе ЦАП с резистивными делителями R-2R. При подключении конденсатора отдельного разряда к V_{REF} общая емкость массива ($2C$) и конденсатор этого разряда образуют делитель. В результате к напряжению в узле А добавляется напряжение, эквивалентное весу этого разряда. При подключении конденсатора к земле такое же напряжение вычитается из узла А.

Современный 12-разрядный АЦП последовательного приближения с 8-канальным входным мультиплексором и скоростью преобразования 1,5 MSPS



Одним из недостатков архитектуры АЦП последовательного приближения на переключаемых конденсаторах являются помехи от токов переключения, которые могут попасть в аналоговый вход. Эти помехи можно устранить, если усилитель возбуждения (драйвер) будет подавлять токи помех в течение примерно половины периода преобразования. Однако многие АЦП последовательного приближения с переключаемыми конденсаторами способны работать с источниками сигналов напрямую, если их импеданс не превышает нескольких килоом.

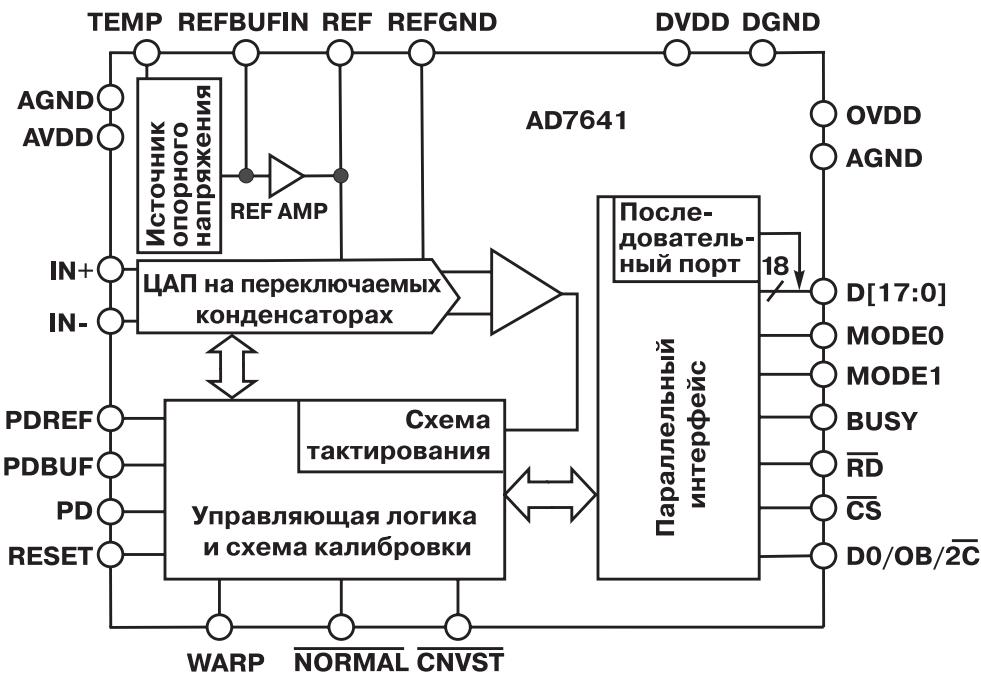
Большинство современных АЦП имеют в своем составе встроенные мультиплексоры. Упрощенная блок-схема АЦП производительностью 1 MSPS серии AD79xx представлена на рисунке. AD7938/AD7939 – 12- и 10-разрядные высокоскоростные АЦП последовательного приближения с малой мощностью потребления и параллельным выводом данных. Они работают от одного источника питания напряжением от 2,7 до 5,25 В и обеспечивают производительность до 1,5 MSPS. Малошумящий широкополосный усилитель сложения/хранения может работать с входными сигналами частотой до 20 МГц. AD7938/AD7939 имеют восемь каналов аналогового входа и схему перебора каналов для выбора каналов, которые будут последовательно преобразовываться. Эти ИС могут работать как через несимметричные (заземленные), так и полностью дифференциальные или псевододифференциальные аналоговые входы. Конфигурация аналоговых входов выбирается установкой соответствующих битов в регистре управления АЦП.

Внутри AD7938/AD7939 находится прецизионный источник опорного напряжения 2,5 В, который может использоваться при аналого-цифровом преобразовании. Вывод этого напряжения может быть альтернативным, если добавить внешнее опорное напряжение от 100 мВ до 3,5 В. Этот вывод можно использовать и для дополнительной фильтрации опорного напряжения от шумов.

Технология производства этих ИС позволяет достичь высокой производительности при очень малой потребляемой мощности. Схемы имеют также гибкие варианты управления питанием. Регистр управления АЦП позволяет установить разные режимы работы – диапазон входных аналоговых напряжений, их конфигурацию, код выходного сигнала, управление питанием, перебор каналов. Эти ИС выпускаются в 32-выводном корпусе LFCSP.

АЦП последовательного приближения широко применяются в многоканальных системах, так как у них нет «конвейерной» задержки, свойственной преобразователям с другими архитектурами.

AD7641 – 18-разрядный АЦП семейства PulSAR® с производительностью 2 MSPS



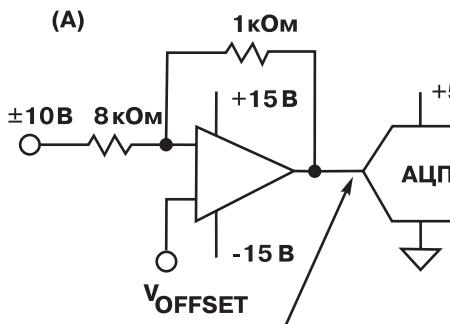
На рисунке показан 18-разрядный АЦП последовательного приближения AD7641 семейства PulSAR® производительностью до 2 MSPS.

AD7641 – 18-разрядный АЦП последовательного приближения с ЦАП на переключаемых конденсаторах, с дифференциальным входом, производительностью 2 MSPS, может работать от одного источника питания 2,5 В. Схема содержит 18-разрядный АЦП с большой скоростью выборки, внутренний тактовый генератор, внутренний источник опорного напряжения (с буфером), цепи коррекции ошибок, порты последовательного и параллельного интерфейса. Схема имеет два режима с очень большой скоростью выборки («широкополосный warp» и «warp») и быстрый (нормальный) режим для асинхронных применений. Заводская калибровка и испытания в дополнение к гарантируемым параметрам на постоянном токе – коэффициент усиления, смещение и линейность при температурах от -40 до 85°C – также гарантируют соответствующие величины параметров на переменном токе, например отношение сигнал/шум.

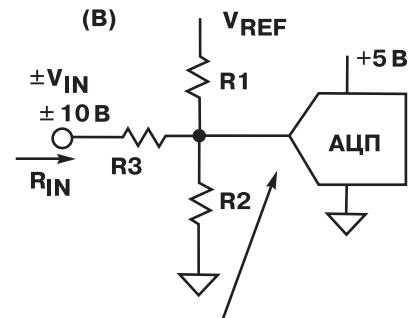
Типичное значение отношения сигнала/шум составляет 93,5 дБ, коэффициент нелинейных искажений – 112 дБ при входном сигнале 20 кГц (при $V_{\text{REF}} = 2,5$ В).

Другие аналого-цифровые преобразователи последовательного приближения семейства PulSAR можно найти на сайте www.analog.com/pulsar.

Сопряжение АЦП с низким напряжением питания с сигналами промышленного уровня



**Диапазон напряжений
входных сигналов
от 0 до 2,5 В**



**Диапазон напряжений
входных сигналов
от 0 до 2,5 В = V_{размах}**

**Многим промышленным приборам по-прежнему требуются АЦП,
способные работать с сигналами напряжением ±10 В**

Тенденция развития АЦП – уменьшение потребляемых мощностей и напряжений питания (как правило, менее 5 В). Пропорционально снижается диапазон входных напряжений для приборов, работающих с низким питанием. Он составляет 2,5 В.

Однако большая часть промышленных применений требует оцифровки сигналов в диапазоне ±10 В. На этом рисунке показаны два близких к оптимальному подхода к сопряжению сигналов большого напряжения с АЦП, имеющим низковольтное питание.

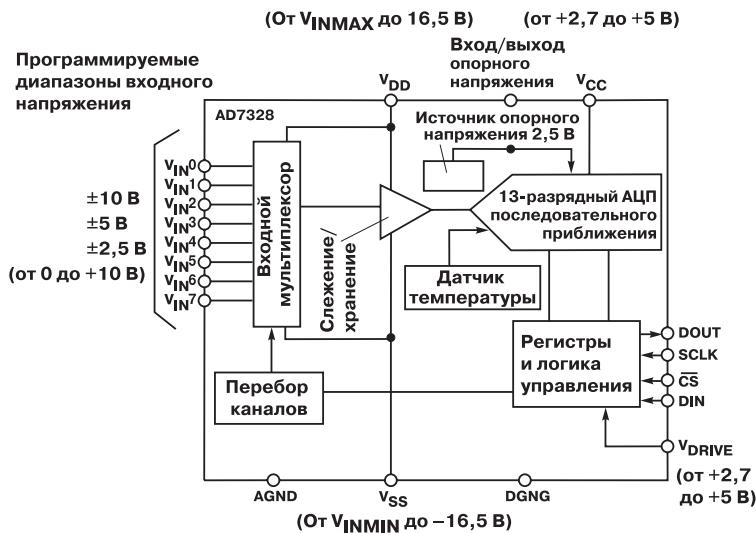
На рисунке А показана схема на ОУ, который «подгоняет» путем ослабления и сдвига сигнал напряжением ±10 В до 0–2,5 В, т.е. до величины входного сигнала АЦП. Очевидным недостатком схемы является наличие дополнительных элементов и низкое сопротивление источнику сигнала, равное в данном случае сопротивлению резистора прямой связи – 8 кОм. Другой, не совсем очевидный, недостаток состоит в том, что ОУ питается от напряжений ±15 В, поэтому сам может перегрузить АЦП, если не добавлять защитные элементы. Следует также принять меры, чтобы напряжение питания АЦП U= +5 В было подано раньше напряжений питания ОУ, иначе входной каскад АЦП в некоторых случаях может «зашелкнуться».

В схеме В для сдвига и ослабления входного сигнала применена резистивная цепь: три резистора и источник опорного напряжения.

Сопротивления резисторов можно рассчитать по следующим формулам:

$$\begin{aligned} R_{IN} &= R3 + R1 \parallel R2 \\ (R1 \parallel R2) / (R3 + R1 \parallel R2) &= V_{размах} / 2V_{IN} \\ ((R2 \parallel R3) / (R1 + R2 \parallel R3)) V_{REF} &= V_{размах} / 2 \end{aligned}$$

AD7328 – 13-разрядный iCMOS™ АЦП производительностью 1 MSPS с биполярными входами



Фирма Analog Devices предлагает АЦП, изготовленный по технологии «индустримальный CMOS» (iCMOS™). Входная цепь АЦП работает со стандартными промышленными источниками питания ± 15 В, а ядро АЦП питается низким напряжением (5 В и ниже). На рисунке показан один из iCMOS АЦП – 13-разрядный АЦП с 8-канальным входом AD7328.

В технологическом процессе iCMOS сочетаются два процесса – высоковольтный КМОП и низковольтный КМОП. Процесс iCMOS позволяет разрабатывать широкий спектр высокопроизводительных аналоговых ИС, способных работать с напряжением 33 В, причем площади этих схем намного меньше, чем получаемые разработанными ранее технологиями. В отличие от ИС, изготовленных по традиционным КМОП-технологиям, компоненты iCMOS могут принимать биполярные входные сигналы, в то же время обеспечивают улучшенные характеристики и позволяют значительно снизить потребляемую мощность и размеры корпуса.

AD7328 принимает истинно биполярные входные сигналы, имеет четыре устанавливаемых программно входных диапазона: ± 10 В, ± 5 В, $\pm 2,5$ В и от 0 до 10 В. Каждый аналоговый вход независимо от других можно запрограммировать в один из четырех входных диапазонов. Аналоговые входы AD7328 можно запрограммировать как несимметричный, истинно дифференциальный или псевдодифференциальный. У АЦП имеется внутренний источник опорного напряжения 2,5 В, но допускается и применение внешнего источника. Если подключить к выводу REFIN/OUT внешний источник опорного напряжения 3 В, AD7328 будет работать с биполярным входным аналоговым сигналом ± 12 В. Для обеспечения такого диапазона входных напряжений требуется источники питания V_{DD} и V_{SS} не менее ± 12 В.

Номинальное значение низкого напряжения питания ядра АЦП AD7328 для обеспечения заявленных характеристик должно быть $V_{CC} = 5$ В (от 4,75 до 5,5 В). При напряжениях V_{CC} от 2,7 до 4,75 В характеристики AD7328 соответствуют типичным значениям. AD7328 имеет отдельный вывод V_{DRIVE} для установки напряжения входных/выходных интерфейсов (от 2,7 до 5,5 В). Напряжение V_{DRIVE} не должно превышать V_{CC} больше, чем на 0,3 В.

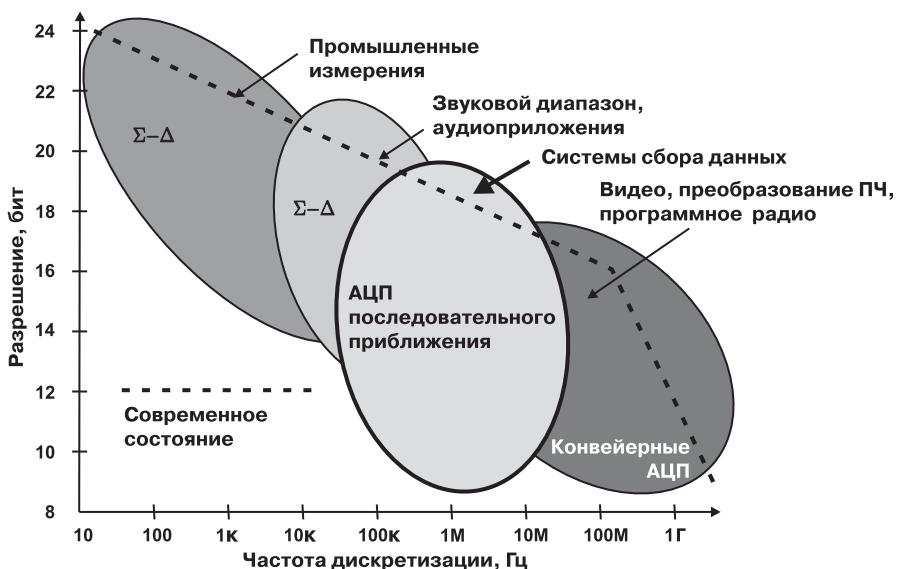
AD7328 имеет высокоскоростной последовательный интерфейс, способный работать при производительности АЦП до 1 MSPS.

Другие ИС, изготовленные по технологии iCMOS, можно найти на сайте www.analog.com/icmos.

Конвейерные АЦП

www.analog.com/adcs

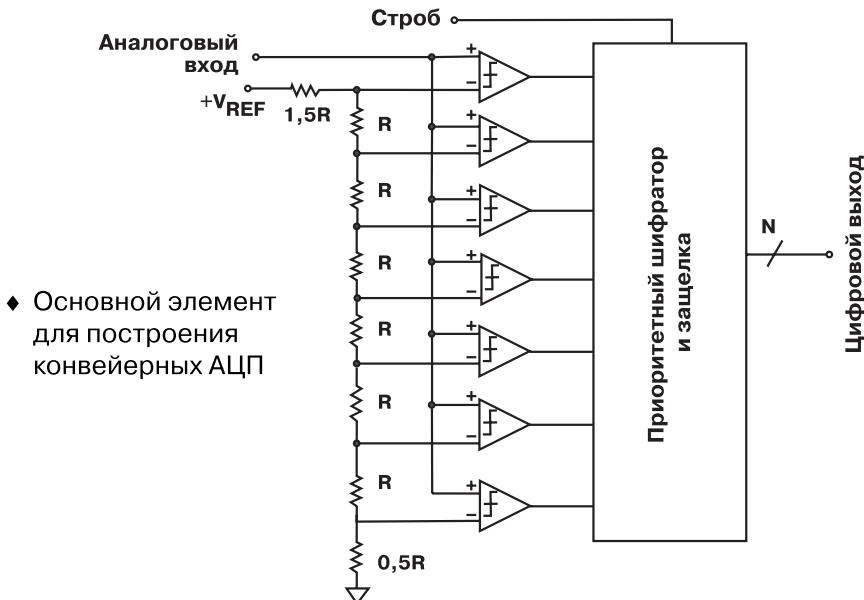
Архитектуры АЦП, области применения, разрешение, скорость дискретизации



«Высокоскоростными» называют АЦП со скоростью дискретизации более 10 MSPS. Область применения таких АЦП – цифровые осциллографы, цифровые анализаторы спектра, медицинские приборы, радары, цифровая обработка сигналов ПЧ (включая программное радио) и т.д.

Для этой области применения наиболее перспективными являются «конвейерные» АЦП. Хотя в диапазоне от 1 до 10 MSPS существует некоторое перекрытие между АЦП последовательного приближения и конвейерными АЦП, но каждому конкретному применению соответствует АЦП определенной архитектуры и она становится предпочтительной.

3-разрядный параллельный преобразователь



Базовый параллельный преобразователь – основной элемент для построения конвейерных АЦП. Поэтому сначала важно понять работу именно этого преобразователя.

В параллельном конвертере используются параллельно включенные компараторы, каждый из которых работает с незначительно отличающимся опорным напряжением, определяемым резистивной лестничной схемой. Для N -разрядного параллельного компаратора требуется $2^N - 1$ компаратор с защелкой. Этот метод редко используется для преобразователей, имеющих более восьми разрядов, по причине большой потребляемой мощности и размеров кристалла (цена).

Компараторы защелкиваются одновременно. Следовательно, отдельный усилитель выборки/хранения обычно не требуется. Однако чтобы улучшить работу с входными сигналами, имеющими большую скорость нарастания, может потребоваться внешний УВХ, который исключает ошибки из-за расхождения моментов срабатывания компараторов.

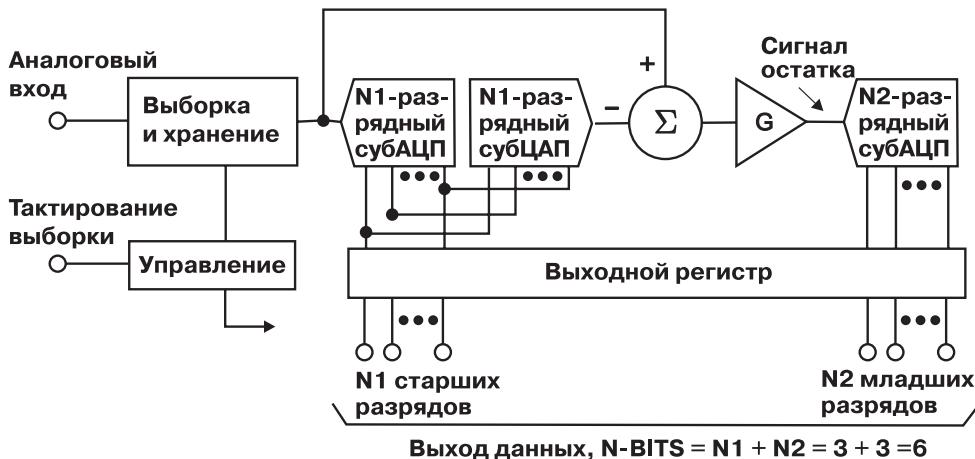
Выходной код банка компараторов – позиционный, декодируется в нормальный двоичный код. Обычно логика декодирования – приоритетный шифратор, но она может быть и более сложной, чтобы корректировать ошибки метастабильных состояний.

Интегральные схемы параллельных АЦП получили широкое распространение в 1980-х годах, особенно 8-разрядные с производительностью от 20 до 100 MSPS. Однако сегодня самостоятельные параллельные АЦП применяются при скоростях преобразования 1 GSPS или выше при 6- или 8-разрядном разрешении. Они изготавливаются из GaAs, поэтому имеют большую потребляемую мощность.

Другие схемы, например конвейерные АЦП, используют маломощную и недорогую КМОП-технологию, работают с производительностью до нескольких сотен MSPS с разрешением от 8 до 14 разрядов.

Параллельные АЦП с малым разрешением остаются узлами для построения различных субинтервальных конвейерных АЦП и многоразрядных сигма-дельта АЦП.

6-разрядный двухкаскадный субинтервальный АЦП



См: Р. Страффин и Р. Ломан «Квантователь амплитуды сигнала», патент США 2,869,079, зарегистрирован 19 декабря 1956, выдан 13 января 1959

Как видно по этой патентной справке, субинтервальный АЦП был впервые запатентован в середине 50-х годов прошлого века. На рисунке показан 2-каскадный субинтервальный АЦП, но по такому принципу можно получить и большее число каскадов. Одиночный каскад можно применить некоторое число раз «рециклированием» аналоговых данных переключателями и ПЛМ.

За «грубым» преобразованием в N1 разряда здесь следует «точное» преобразование в N2 разряда. Отдельные субАЦП обычно параллельного типа, но это не обязательно.

Совсем не обязательно, чтобы субинтервальные АЦП имели конвейерную задержку, но в действительности, большинство ее имеет. Другими словами, конвейерные АЦП почти всегда субинтервальные.

N1-разрядное «грубо» преобразование обратно преобразовывается N1-разрядным субЦП в аналоговое, вычитается из хранимого аналогового сигнала, разность усиливается и подается на вход N2-разрядного субАЦП.

Отметим, что точность N1-разрядного субАЦП и субЦП должна быть лучше, чем N1+N2 разряда, даже если их разрешение меньше. Для более точного анализа этого АЦП необходимо исследовать «сигнал остатка» во втором каскаде.

Диаграммы напряжений на входе 2-го каскада субАЦП

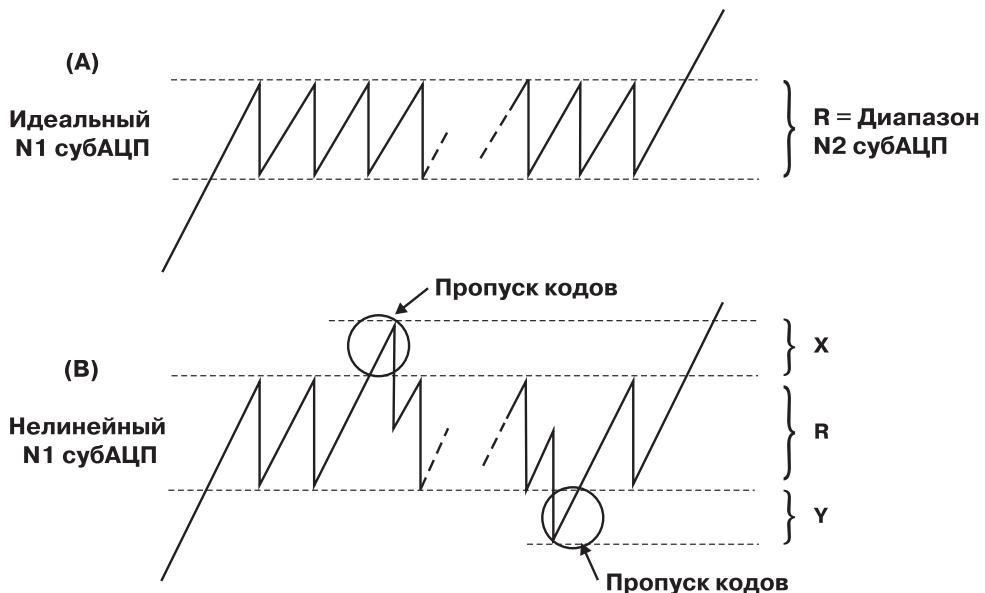
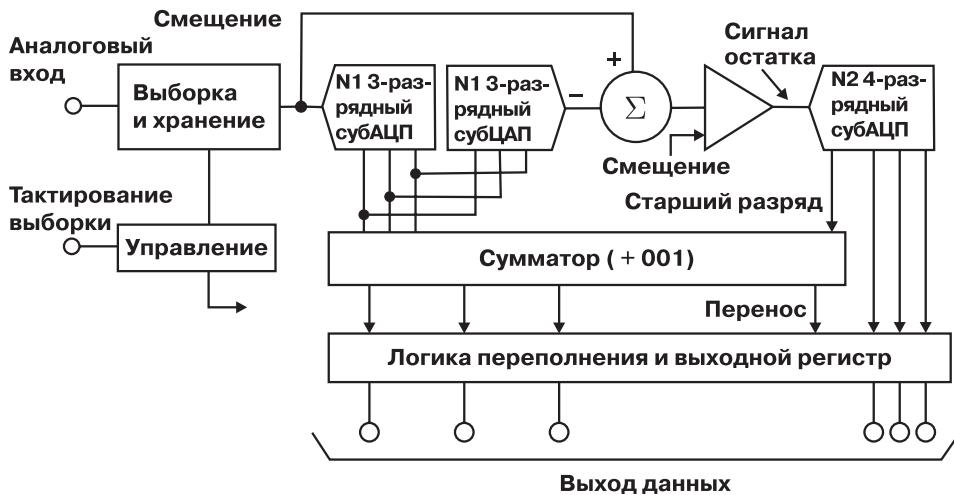


Диаграмма остаточного напряжения на входе N2 субАЦП должна полностью заполнять диапазон N2 субАЦП, как показано на рисунке А. В противном случае, как показано на рисунке В, появятся нелинейности в общей передаточной характеристике. Возможны и пропуски кодов.

Причинами этих нелинейностей могут быть сами N1 субАЦП, N1 субЦАП, а также погрешности коэффициента усиления или смещения в суммирующем усилителе G. Из-за влияния погрешностей первого каскада невозможно построить двухкаскадный субдиапазонный АЦП с общим разрешением более восьми разрядов.

Кратко рассмотрим, как расширение разрешения второго каскада АЦП и применение методик цифровой коррекции ошибок могут минимизировать влияние погрешностей первого каскада на передаточную характеристику АЦП в целом.

6-разрядный субинтервальный АЦП с коррекцией ошибок $N_1 = 3$, $N_2 = 4$



См: Т. С. Верстер «Способ увеличения точности быстрых последовательно-параллельных аналого-цифровых преобразователей» *IEEE Transactions on Electronic Computers*, EC-13, 1964, стр. 471-473

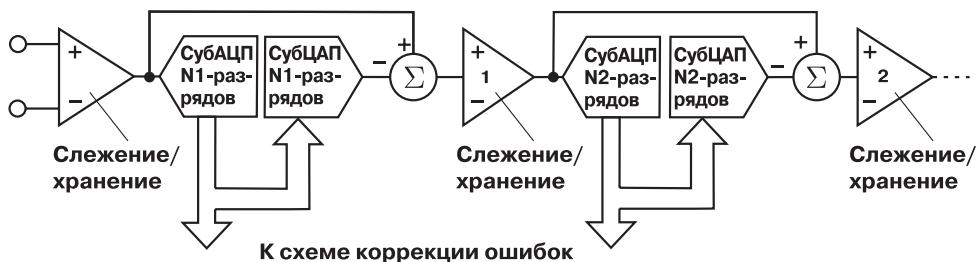
Эта ссылка констатирует тот факт, что идея коррекции ошибок в субинтервальных АЦП была предложена еще в середине 1960-х годов.

В действительности, вместо того, чтобы добавлять или вычитать 001 из старших разрядов, предпочтительнее добавлять смещение в сигнал остатка. Причем так, чтобы можно было пропускать старшие разряды неизмененными или с добавлением к ним 001. Это упрощает схему логики.

На рисунке представлен субинтервальный АЦП с коррекцией ошибок с тремя разрядами в первой ступени и четырьмя разрядами во второй ступени. Дополнительный разряд во второй ступени расширяет его диапазон. Старший разряд второй ступени управляет цифровым сумматором.

Теоретически во вторую ступень можно добавить больше разрядов для коррекции больших ошибок первого каскада, но здесь на первое место выходят практические вопросы конструирования и необходимые компромиссы.

Обобщенные конвейерные ступени в субинтервальном АЦП с коррекцией ошибок



Показанная на рисунке конвейерная архитектура – субинтервальная архитектура, в которой каждая ступень работает с данными только в первую половину периода тактирования выборки, а затем передает свой выходной сигнал остатка в следующую ступень конвейера до начала следующего полупериода такта. Сложение/хранение между ступенями действует как аналоговая линия задержки – тактирование устроено так, что оно вводит режим хранения тогда, когда завершится преобразование в первой ступени. Это дает большее время установления сигнала для внутренних субАЦП, субЦАП и усилителей, и позволяет конвейерному преобразователю работать на более высокой общей частоте такта выборка / хранение, чем неконвейерному преобразователю.

Термин «конвейерная архитектура» означает способность одной ступени обрабатывать данные от предыдущей ступени в течение любой части периода такта выборка / хранение. В конце каждого периода частного такта, сигнал с выхода данной ступени передается в следующий каскад через функции сложение / хранение, и в эту ступень поступает новый сигнал. Конечно, это означает, что цифровые выходы всех ступеней, кроме последней, должны запоминаться в соответствующем числе сдвиговых регистров, чтобы цифровые данные, поступающие в схему коррекции ошибок, были из одной и той же выборки.

Конвейерные субинтервальные АЦП обычно имеют некоторое количество одинаковых ступеней конвейера. Большинство популярных конвейерных субинтервальных АЦП более детально рассмотрены в вышеприведенной ссылке, в том числе и конвейерная архитектура с 1,5-разрядами на ступень.

1. Walt Kester, *Analog-Digital conversion*, (Аналого-цифровое преобразование) Analog Devices, 2004, ISBN-0916550273 Chapter 1 and 3. Также доступно как *Data Conversion Handbook*, Elsevier-Newnes, 2005, ISBN: 0750678410, Chapter 1 and 3.
2. Tutorial MT-024, *Pipelined Subranging ADCs*, (Конвейерные субинтервальные АЦП) Analog Devices, www.analog.com.

Тактирование конвейерных АЦП



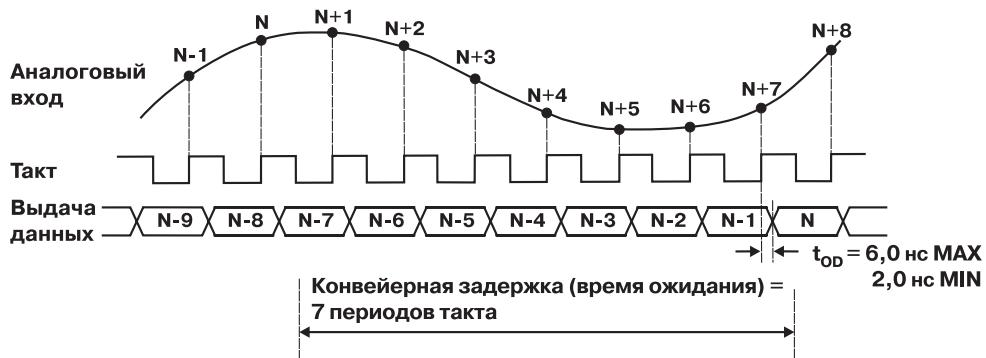
На рисунке показаны временные диаграммы типичного конвейерного субинтервального АЦП. Обратите внимание, что от ступени к ступени УВХ тактируются в противофазе так, что когда частный тиктак вводит АЦП в режим хранения сигнала от УВХ предыдущей ступени, УВХ предыдущей ступени переводится в режим слежения. Выбранный аналоговый сигнал переносится от ступени к ступени, пока не окажется в последней ступени конвейерного АЦП, которым в данном случае является параллельный преобразователь. Для оптимальной работы на высокой скорости выборки важно, чтобы скважность дифференциального тактового сигнала поддерживалась равной единице. Иная скважность влияет на все УВХ цепочки – у некоторых время слежения будет больше оптимального, а хранения – меньше оптимального; в то же время остальные будут находиться в обратных условиях. Для управления скважностью внутреннего тактирующего сигнала большинство новых преобразователей имеют в своем составе цепи кондиционирования такта и таким образом они поддерживают свои характеристики, даже если скважность внешнего такта претерпевает некоторые изменения.

Очень важной проблемой для большинства КМОП конвейерных АЦП является сохранение их характеристик при низких скоростях выборки. Так как внутреннее тактирование управляет внешним тактом выборки, низкие скорости выборки увеличивают время хранения внутренних УВХ и может получиться такая ситуация, что очень большое снижение хранимого напряжения вызовет погрешности преобразования. Следовательно, большинство конвейерных АЦП в спецификациях имеют как минимальную, так и максимальную скорость выборки. Очевидно, что это препятствует однократным или пакетным применением конвейерных АЦП. В данном случае применение АЦП архитектуры последовательного приближения предпочтительнее.

Можно отметить и следующий факт: после первоначального включения АЦП и подачи на него тактирующего сигнала выборки для стабилизации схемы тактирования и выдачи первоначальных данных в конвейере требуется несколько периодов такта.

Время ожидания (конвейерная задержка) конвейерных АЦП затрудняет их применение в традиционных мультиплексированных системах сбора информации. В этой области предпочтительнее применять АЦП последовательного приближения.

Типичная временная диаграмма 12-разрядного АЦП AD9235 с производительностью 65 MSPS



На рисунке проиллюстрировано влияние «конвейерной» задержки (она иногда называется «временем ожидания») на выходные данные на примере 12-разрядного АЦП с производительностью 65 MSPS, для которого конвейерная задержка составляет семь периодов такта.

Отметим, что конвейерная задержка – функция от числа ступеней и архитектуры конкретного АЦП. В спецификациях всегда должны быть указаны точные соотношения между тактовой частотой и временными диаграммами вывода данных. В большинстве случаев применения конвейерная задержка не доставляет хлопот, но если АЦП входит в схему с обратной связью, конвейерная задержка может вызвать нестабильность системы. В схемах с мультиплексированием или при работе АЦП в режиме однократного преобразования конвейерная задержка тоже нежелательна. Для таких применений больше подходят АЦП с другой архитектурой – например, последовательного приближения.

Часто ошибочно предполагают, что все субинтервальные АЦП – конвейерные, а все конвейерные – субинтервальные. С целью достижения максимально высокой скорости дискретизации применяются конвейерные субинтервальные АЦП. Но для работы на меньших скоростях субинтервальные АЦП могут иметь другую архитектуру. Например, передний фронт тактового импульса инициирует процесс преобразования, но требующиеся для продолжения преобразования дополнительные импульсы будут сформированы внутри АЦП, собственной схемой тактирования. В конце цикла преобразования генерируется сигнал «конец преобразования» или «данные готовы». Это означает, что данные, соответствующие данному частному фронту выборки, готовы. Такой подход «без времени ожидания» применяется не очень часто, так как очевидно, что ликвидация конвейерной структуры значительно снижает общую скорость преобразования.

Заключение: сравнение конвейерных АЦП и АЦП последовательного приближения

АЦП последовательного приближения

- ◆ Разрешение до 18 разрядов
- ◆ Скорость выборки до 3 MSPS
- ◆ Превосходные характеристики по постоянному току
- ◆ Способен к однократному преобразованию
- ◆ Минимальная скорость преобразования не ограничена
- ◆ Отсутствие времени ожидания (конвейерной задержки)
- ◆ Идеален для схем с мультиплексированием
- ◆ Полные характеристики по переменному току
- ◆ Прост в применении
- ◆ Основные применения:
 - сбор данных
 - измерения
 - управление промышленными процессами
 - спектральный анализ
 - обработка изображений в медицине
 - автоматическое испытательное оборудование

Конвейерные АЦП

- ◆ Разрешение до 16 разрядов
- ◆ Скорость выборки до 250 MSPS
- ◆ Лучше работают на переменном токе
- ◆ Преобразование без остановок
- ◆ Минимальная скорость преобразования ограничена
- ◆ Наличие конвейерной задержки
- ◆ Не подходят для мультиплексированных схем
- ◆ Полные характеристики по переменному току
- ◆ Прост в применении
- ◆ Основные применения:
 - широкополосные много-канальные коммуникационные приемники
 - спектральный анализ
 - обработка изображений в медицине
 - электроника дисплеев
 - радары

Различия между АЦП последовательного приближения и конвейерными АЦП представлены в виде таблицы. Как отмечалось, есть некоторое перекрытие областей применения между этими АЦП при скорости выборки от 1 до 10 MSPS, но в этой области само применение диктует подходящую архитектуру.

В системах сбора информации доминируют АЦП последовательного приближения, потому что они просты в применении и свободны от конвейерных задержек. В большинстве других высокоскоростных применений преобладают конвейерные АЦП.

Измерение динамических характеристик АЦП

Основные параметры АЦП по переменному току

- ◆ Отношение сигнал/шум плюс искажения (SINAD)
- ◆ Эффективное количество разрядов (ENOB)
- ◆ Отношение сигнал-шум (SNR)
- ◆ Одно- и многотональный динамический диапазон, свободный от гармоник (SFDR)
- ◆ Общие нелинейные искажения (THD)
- ◆ Интермодуляционные искажения второго порядка (IMD2)
- ◆ Интермодуляционные искажения третьего порядка (IMD3)
- ◆ Входная полоса пропускания

- ◆ Нельзя забывать о следующих параметрах:
 - минимальная частота выборок
 - конвейерная задержка (время ожидания)

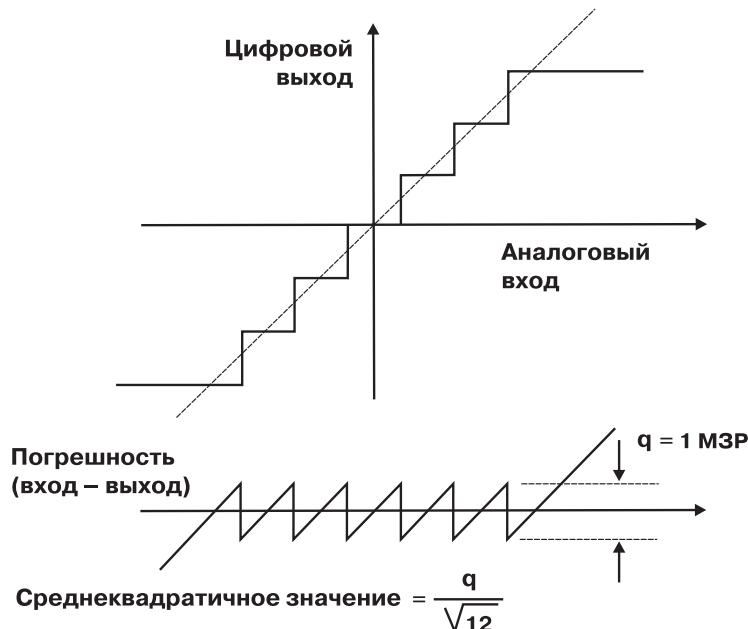
Применение АЦП в современной аппаратуре обработки сигналов невозможно, если они не удовлетворяют системным требованиям, особенно тем, которые ассоциируются с частотным диапазоном.

Список характеристик по переменному току разрабатывался много лет, и сегодня большинство заказчиков и производителей пришли к определенному общему мнению. В этом разделе будут подробно рассмотрены характеристики АЦП по переменному току и их влияние на характеристики системы в целом.

1. Walt Kester, *Analog-Digital conversion*, (Аналого-цифровое преобразование) Analog Devices, 2004, ISBN-0916550273 Chapter 1 and 3. Также доступно как *Data Conversion Handbook*, Elsevier-Newnes, 2005, ISBN: 0750678410, Chapter 1 and 3.

2. Tutorial MT-003, *Understand SINAD, ENOB, SNR, THD, THD+N, and SFDR so You Don't Get Lost in the Noise Floor* (Что такое SINAD, ENOB, SNR, THD, THD+N и SFDR) Analog Devices, www.analog.com

Шум квантования идеального АЦП



Как видно из графика передаточной функции идеального N-разрядного АЦП, максимальная погрешность при преобразовании сигнала равна $\pm \frac{1}{2}$ МЗР. Погрешность квантования любого сигнала переменного тока с размахом, большим нескольких МЗР, можно аппроксимировать некоррелированной пилообразной ломаной с амплитудой от пика до пика, равной q – весу МЗР. Из приведенного графика видно, что фактическая погрешность квантования с равной вероятностью может появиться в любой точке диапазона $\pm \frac{1}{2}q$. Этот анализ хотя и не строгий, но достаточно точный для большинства применений. Можно показать (см. ссылки ниже), что действующее значение этой пилы рано $q/\sqrt{12}$. Пилообразная погрешность создает гармоники, лежащие дальше полосы Найквиста (интервал полосы – от постоянного тока до $f_s/2$). Однако все высшие гармоники должны переноситься в полосу Найквиста и, затем суммируясь, произвести шум с действующим значением $q/\sqrt{12}$.

Шум квантования имеет приблизительно гауссовское распределение и распределен более или менее равномерно в полосе Найквиста. Далее предположим, что шум квантования не коррелирован с входным сигналом. Другими словами, форма сигнала погрешности полностью случайна по отношению к входному сигналу. Однако при определенных условиях, когда частота выборки и сигнал гармонически соотносимы, шум квантования перестает быть некоррелированным, и его энергия концентрируется в полосе гармоник сигнала, но действующее значение остается равным примерно $q/\sqrt{12}$. Теперь, предполагая, что сигнал синусоидальный и имеет размах, равный диапазону преобразования, можно вычислить теоретическое значение отношения сигнал-шум. В результате получим:

$$\text{SNR} = 6,02N + 1,76 \text{ дБ}$$

-
1. Walt Kester, *Analog-Digital conversion*, (Аналого-цифровое преобразование) Analog Devices, 2004, ISBN-0916550273 Chapter 1 and 3. Также доступно как *Data Conversion Handbook*, Elsevier-Newnes, 2005, ISBN: 0750678410, Chapter 1 and 3.
 2. Tutorial MT-001, *Taking the Mystery out of the Infamous Formula «SNR = 6,02N + 1,76dB», and Why You Should be Care* (Удалим таинственность из пресловутой формулы «SNR = 6,02N + 1,76 дБ» или почему надо быть осторожным), Analog Devices, www.analog.com